

多路复用数据采集系统的重要考虑

通过多路复用，每个系统可以使用更少的 ADC，从而显著节省功耗、尺寸和成本。逐次逼近型 ADC (因为其采用逐次逼近型寄存器而常常称为 SAR 型 ADC) 具有低延迟特性，很受多路复用系统的欢迎——这些系统要求对满量程输入步进(最差情况)做出快速响应，而不会产生任何建立时间方面的问题。SAR 型 ADC 易于使用，功耗很低，并且尺寸较小。

本文重点讨论采用高性能精密 SAR 型 ADC 的多路复用数据采集系统的重要设计考虑、性能效果和应用挑战。

切换多路复用器的输入通道时，ADC 驱动放大器必须在规定的采样周期内完成大电压步进的建立。输入可能会从负满量程变换到正满量程或从正满量程变换到负满量程，因此可能在很短的时间内产生大输入电压步进。为了处理这种步进，放大器必须具有宽信号带宽和快速建立时间。此外，压摆率或输出电流限制会引起非线性效应。

另外，驱动放大器还必须解决采集周期开始时 SAR 型 ADC 输入端的电荷再平衡所导致的反冲影响。这可能会成为多路复用系统输入建立的瓶颈。通过降低 ADC 的吞吐速率，从而延长采集时间并使放大器有足够的时间建立至要求的精度，可以缓解建立时间问题。

图 1 中的时序图显示了输入幅度发生满量程变化时，如何优化每通道建立时间。ADC 的周期时间通常包括转换时间和采集时间 ($t_{CYC}=t_{CONV}+t_{ACQ}$)，在数据手册中一般规定为吞吐速率的倒数。转换开始时，SAR 型 ADC 的容性 DAC 与输入端断开，经过很短的开关延迟 t_S 后，便可将多路复用器通道切换至下一通道。这将为所选通道提供最长的建立时间。

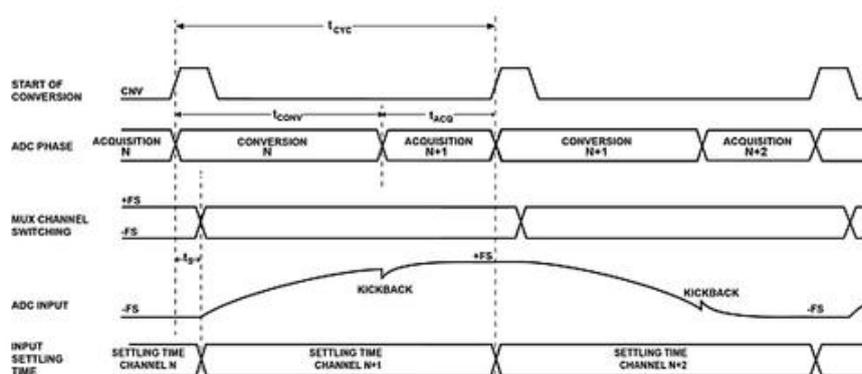


图 1 多路复用数据采集系统的典型时序图

为了保证最大吞吐速率时的性能，多路复用系统的所有器件都必须要在多路复用器切换与采集时间结束之间的时间里在 ADC 输入端完成建立。多路复用器通道切换必须与 ADC 转换时间正确同步。多路复用系统可达到的吞吐速率等于单个 ADC 的吞吐速率除以采样的通道数。

有些设计人员利用低输出阻抗缓冲器处理多路复用器输入端的反冲影响。SAR 型 ADC 的输入带宽(数十 MHz)和 ADC 驱动器的输入带宽(数百 MHz)高于采样频率，期望的输入信号带宽通常在数十至数百 kHz 范围内，因此，多路复用器的输入端可能需要一个 RC 抗混叠滤波器，用以防止干扰信号(混叠)折回到目标带宽并缓解建立时间问题。各输入通道使用的滤波器电容值应根据以下考虑精心选择：若容值较大，它将有助于衰减多路复用器的反冲，但它也会降低前一放大器级的相位裕量，使其变得不稳定。

为使 RC 滤波器具有高 Q、低温度系数，并且在变化电压下具有稳定的电气特性，建议使用 COG 或 NPO 型电容。应选择合理的串联电阻值，使放大器保持稳定并限制其输出电流。R 不能过大，否则在多路复用器反冲后，放大器将不能给电容充电。