

采用 Nios II 的电能质量监测系统解决方案

在电力系统中，要实现对电能质量各项参数的实时监测和记录，必须对电能进行高速的采集和处理，尤其是针对电能质量的各次谐波的分析 and 运算，系统要完成大量运算处理工作，同时系统还要实现和外部系统的通信、控制、人机接口等功能。而电能质量监测系统大多以微控制器或(与)DSP 为核心的软硬件平台结构以及相应的设计开发模式，存在着处理能力不足、可靠性差、更新换代困难等弊端。本文将 SoPC 技术应用到电力领域，在 FPGA 中嵌入了 32 位 Nios II 软核系统。可实现对电能信号的采集、处理、存储与显示等功能，实现了实时系统的要求。

1 系统概述

1.1 电能质量检测系统的基本原理

电能质量监测主要是对电能质量各参数进行实时监测和记录，其功能流程为：把电网中的电压、电流经过 PT、CT 变成 $-5\sim+5$ V 的电压信号、 $1\sim 2$ mA 的电流信号，预处理后进行采样，对采样值进行数据处理，处理结果可以存储在数据存储单元，也可以通过通信模块与计算机终端进行通信，根据需要控制且查看处理结果。其系统基本原理方框图如图 1 所示。

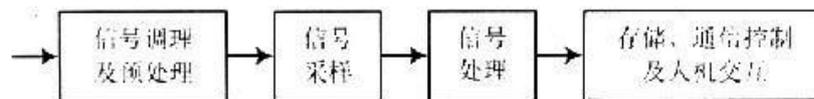


图 1 系统基本原理方框图

1.2 算法介绍

本文在处理谐波数据时，采用基 2 的 DIT 方式的 FFT 算法。传统的基 2 算法的蝶形图中输入采用的是按码位颠倒的顺序排放的，输出是自然顺序。同一位置不同级的蝶形的输入数据的位置不固定，难以实现循环控制，用 FPGA 编程时难以并行实现，通过对传统的基 2 蝶形图分析，调整其旋转因子的位置，使得各级蝶形图一致，如图 2 所示，可以实现循环控制。

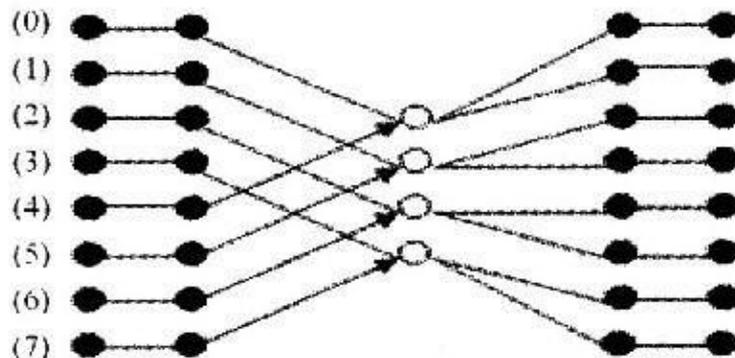


图 2 蝶形图

这种结构的输入是顺序的，而输出是位反码的，每级的旋转因子都是放在 FPGA 的片内 ROM 里的。调整后的旋转因子的寻址有一定规律，对于 N 点的 FFT ($N=2^k$, K 为级数)，旋转因子有 $W(0), W(1), \dots, W(N/2-1)$ ，共 $N/2$ 个，将他们按位码倒序的形式排成一个含有 $N/2$ 个元素的数组，记为 $W(0), W(1), \dots, W(N/2-1)$ ，则第 i 级 ($i=0, 1, 2, \dots, K-1$) 的旋转因子排列顺序是 $W(0), W(1), W(2), \dots, W(2^i-1)$ 重复 2^{k-i-1} 次得到的。其特点是每级的输入、输出数据的顺序是不变的，因此每级几何结构是固定的。用这种结构寻址方便，易于用 FPGA 编程，实现内部并行的 FFT 硬件结构，从而明显加快 FFT 的运算速度。

2 电能质量检测系统硬件设计

2.1 A/D 转换器

根据实测数据，如果采用 12 位分辨率的 A/D 转换芯片，对 15 次谐波而言至少会引起 1.67% 的误差，而在实际谐波测量中一般测到 30 次或更多次谐波，因此现场监测单元中 A/D 转换器的分辨率应保证为 14 位或 14 位以上。本文采用 AD73360 作为采样系统的模数转换芯片。它的六路输入通道可被分为三对，以分别对应电力系统中的三相。该芯片可以 8 kHz, 16 kHz, 32 kHz, 64 kHz 的采样速率同时进行六通道的信号采样。AD73360 可满足装置对高速采样的要求。AD73360 与 FPGA 的连接如图 3 所示。

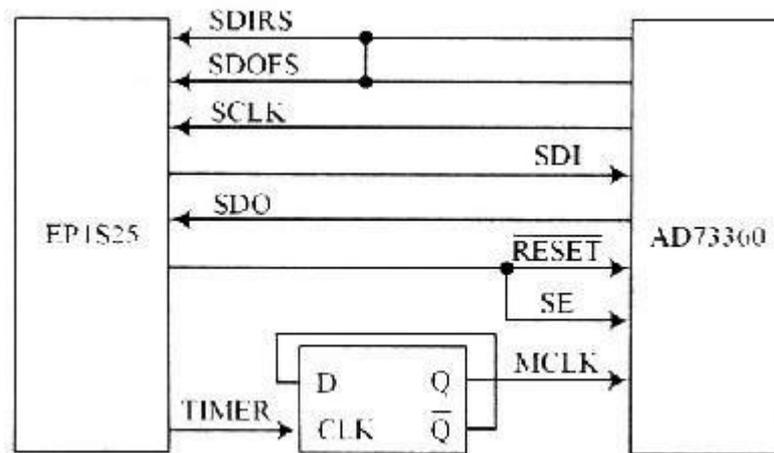


图 3 AD73360 与 FPGA 的连接

2. 2 Nios II 软核处理器

基于 32 位 RISC 嵌入式软核 Nios II 的 SoPC，有着其他 SoPC(如基于 FPGA 嵌入式 IP 硬核 SoPC)不可比拟的优势。采用 Nios II 软核处理器，用户将不会局限于一般的处理器技术而是根据自己的标准裁剪和定制处理器，按照需要选择合适的外设、存储器 and 接口，轻松集成自己专有的功能，比如 DSP、用户逻辑等。这非常有利于设计高次谐波这种计算量大且控制逻辑复杂的系统。

为了满足今后的性能要求，该电能质量监测系统应能随时被改进升级。可以加入多个 Nios II CPU、定制指令集、硬件加速器等，以达到更好的性能目标。还可以通过 Avalon 交换架构调整系统性能，该架构支持多种并行数据通道可实现大吞吐量的应用。

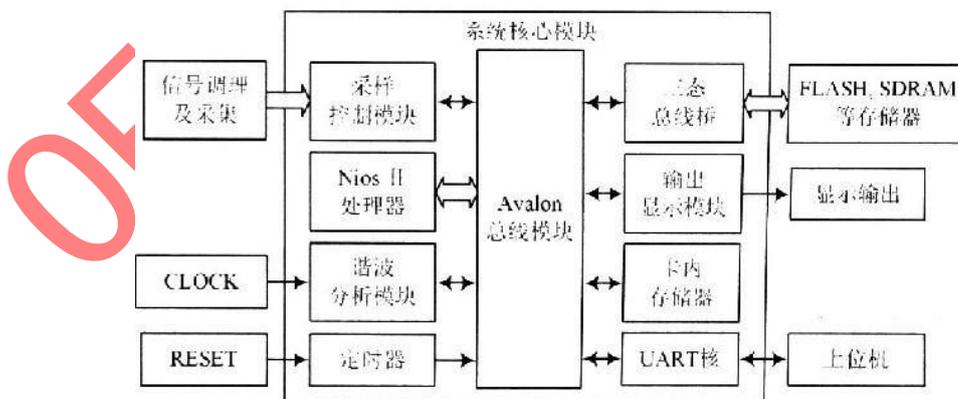


图 4 电能质量监测系统硬件结构框图

2.3 硬件系统平台设计

图 4 是整个系统的硬件结构框图。系统组成主要包括：

(1) 系统核心模块采用 STRATIX 系列的 EP1S25 型的 FPGA，它包含：10 个 DSP 模块、25 660 个逻辑单元、48 个嵌入式乘法器、RAM 总量高达 1 922576 b，6 个数字锁相环、可用的 I/O 口最多达到 702 个。它是一款采用高性能结构体系的 PLD 器件，结合了强大内核性能，大存储器，DSP 功能，高速 I/O 和模块化设计。其内嵌的 DSP 模块，提供了高于 DSP 处理器的数据处理能力，可以完成较为耗费资源的乘法器单元。这些资源对一个电能质量监测系统来说是已经绰绰有余。

(2) Nios II 软核处理器是整个系统模块的 CPU，它的具体特性已在前面详细叙述。Nios II 软核处理器除了要协调控制各个硬件设备外，电能参数相关数据的软件算法也要在此执行。

(3) Avalon 交换式总线由 SoPC Builder 自动生成，它是一种用于系统 CPU 和外设之间的内联总线。传统的总线结构缺点是每次只能有一个主机能接入总线，导致带宽瓶颈。而在 Avalon 总线结构里，总线主机不抢占总线本身。Avalon 交换结构可实现数据在外设与性能最佳数据通道之间的无缝传输，并且它同样支持用户设计的片外处理器和外设。

(4) 谐波分析模块采用内嵌的 DSP 对采集过来的 16 位数字信号进行处理，输入电能计量指标参数的处理算法程序，将结果暂存在片内存储器，最后 Nios II 软核控制单元通过 RS 232 或 RS 485 串口完成数据的传输和人机对话。谐波是一个周期性的正弦波分量，其频率为基波频率的整数倍。进行谐波变换的方法很多，本文采用的是 FFT，完成电压有效值、电流有效值、有功功率、无功功率、视在功率、频率、功率因子和稳态谐波分量等检测。

以上是本文提出的一个基于 Nios II 的基本电能质量监测系统的硬件平台。根据不同要求，还可以采取往系统核心模块里添加 DMA、自定义模块等措施，从而形成功能更加完善的电能质量监测系统。

3 电能质量检测系统软件设计

3.1 SoPC Builder 设计

对应系统的硬件平台结构，添加 Nios II Processor，选择其为快速型，以确保系统的速度性能。再添加 SPI, PIO, Character LCD, FLASH Memory, Avalon Tristate Bridge, SDRAM Controller, On chip Memory, DSP, timer 这些模块。设置好模块的各项参数后，点击 System 控件里的两个选项为各模块主动分配地址和中断。然后在

Nios II More “CPU” Setting 里选 Reset Address 为 FLASH，选 Exception AddrFess 为 SDR-AM。最后点击 Generate 生成对应的 ptf 文件。这样系统的 SoPC Builder 设计基本完成。

3. 2 Nios II IDE 设计

进入 Nios II IDE 后新建一个应用工程，选择 ptf 文件和 Black Project，这样一个基于已有 SoPC 的空白应用工程建立完毕。然后在 System Library 里进行必要工程设置。接着将电能参数算法的 C 程序填入工程里，再进行软件的编译调试等。调试完毕后，一并将所有程序与可执行文件全下载到 FPGA 上。至此，一个基于 Nios II 的电能质量监测 SoPC 设计完成。

4 结果分析

电能质量检测结果主要包括电流、电压的谐波分析数据、电功率测量值数据、供电电压的测量数据、频率的测量数据、三相不平衡度的测量数据、闪变的测量数据以及误差分析等。从实测数据中可以看出，由于各种非线性电力电子装置的广泛使用，增加了高次谐波的含有量，现以三相电压的谐波分析数据为例，得到第 2~30 次谐波的谐波含有率，即第 n 次谐波有效值与基波有效值的比值，如柱状图 5 所示。

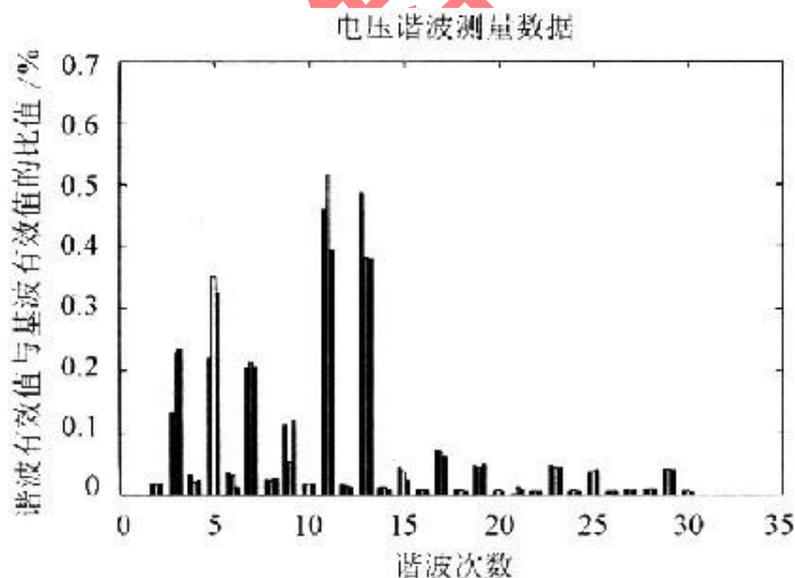


图 5 电压谐波有效值与基波有效值的比值

图 5 中，连续的三根柱子分别代表 A 相、B 相、C 相的电压谐波含有率。可以看出，奇数次谐波的谐波含有率明显比偶数次谐波含有率高，其中以第 3, 5, 7, 9, 11, 13

谐波含量最为明显，且 A, B, C 三相电压相应的谐波含有率差不多，除了 B 相的第 9 次和第 13 次谐波含有率比 A 相，C 相略高一些。应该尽可能地降低谐波含有量，比如从电源电压、线路阻抗、负荷特性等方面着手，降低高次谐波含有量。

5 结语

本文提出一种基于 Nios II 的电能质量监测系统的设计方案，可以实现对电能信号的采集、处理、存储与显示等功能，达到实时系统的要求。但由于经验及技术有限，该系统在某些方面还有待提高。譬如如何进一步减小三相不平衡度、闪变的危害等。本系统利用了可配置的优势，有兴趣的朋友可以在此基础上根据自己的具体需求来进行相应的填充、修改、完善，得到更优秀的电能质量监测 SoPC。