

# 在 CPLD 中用 UART 逻辑实现高速异步串行通信

谭月杰

(北京凌云逻辑半导体科技有限公司 100085)

**摘要** 介绍一种利用 CPLD 实现高速异步串行通信的方法, 主要适用于必须使用高速异步串行通信, 而对误码率要求又不是很高的应用环境, 如基于 RS485 协议的共线语音通信系统。对实现方法进行详细的说明, 并指出该方法的通用性和局限性。

**关键词** UART CPLD 异步通信 共线通信系统

## 1 引言

本文所涉及的技术内容最先应用于共线多终端通信系统。共线通信系统在这里是指多个终端挂接在同一对通信线路上, 完成语音或数据交换的通信系统。目前这种系统很大一部分是基于 RS485 协议, 以差模方式传送数字 0 或 1, 抗干扰性较好, 而且由于市场上芯片较多, 价格合理, 使这种系统构建成本相对较低。但是, RS485 协议的差模方式虽然提高了抗干扰性, 也使得同步通信方式与共线系统无缘(差模方式无法传递时钟)。目前常用的接口是 UART(传码率从每秒几千比特到每秒几百千比特), 这样的速率常常不能满足实际需要。而在许多对误码率要求不是很高的场合, 可以提高异步通信的传码率, 解决共线系统的通信瓶颈。

## 2 技术原理

通用的异步串口接收端的验错机制较为完善, 包括起始位, 停止位的判断, 数据位 0 与 1 的判决, 判决出错的处理等。经实验验证, 在通信速率为 1Mbit/s 时, 不改变其收发逻辑时序, 通信状况可以满足 128Kbit/s 或 64Kbit/s ( $A$  率或  $\mu$  率) 的多路语音通信的需要。

### 2.1 系统构建及实现框图

如图 1 所示, CPU 接口模块用来完成与 CPU 的数据交换, 此处只画出了必要的外部控制逻辑, 用作示例进行说明。

总线数据收发模块是实现高速通信的关键, 用来完成并/串变换, 异步串行收发逻辑, 提高数据收发速率的功能。

时钟模块用来完成时钟分频, 产生 CPU 模块

和总线模块需要的各种时钟频率。使总线数据收发模块能以 1Mbit/s 的速率发送和接收数据。

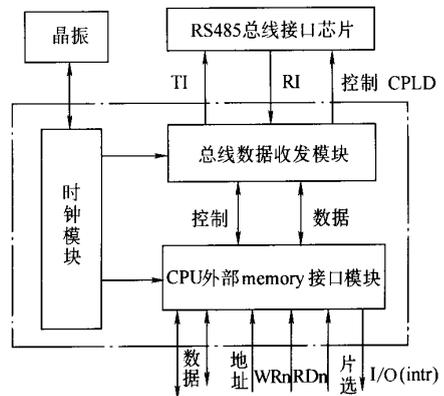


图 1 系统框图

### 2.2 数据收发模块逻辑的实现

总线数据收发模块按异步串行通信的收发逻辑进行数据收发。以 1bit 低电平表示一帧数据的开始, 然后是 8bit 串行数据 (LSB- > MSB), 奇偶校验 (可无), 以 1bit 高电平表示一帧数据的结束。

(1) 数据发送部分 数据发送部分逻辑较简单, 在时钟模块产生的 1Mbit/s 的时钟作用下, 把 CPU 接口收到的数据按 8bit 为单位重新排列 (LSB- > MSB) 加上低电平起始位, 高电平结束位 (可不设奇偶校验), 再按照这一帧数据的电平状态, 依次改变 TI 输出口的电平状态即可。

(2) 数据接收部分 接收端的逻辑较复杂, 因为要完成一些校验检测。实现过程是: 发现 RI 端为低电平后, 即开始一帧的接收过程。以 RI 上出现低电平为起始定时时刻, 把每一位的时间 ( $1\mu\text{s}$ ) 16 等分, 在第 7、8、9 等分处分别取样, 择大为准。若起始位及停止位接收有误, 则整个一帧全部

丢弃，等待下一帧数据。具体的实现逻辑框图如图 2 所示。

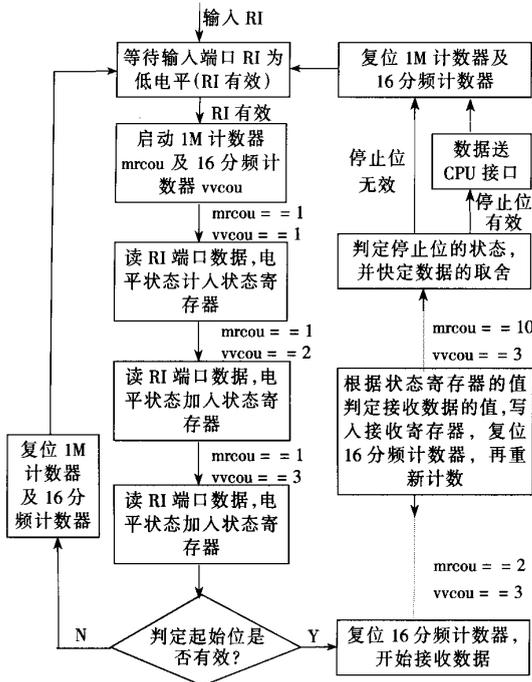


图 2 数据收发模块逻辑框图

按图 2 所示的逻辑关系，在 MAXPLUS II 中用软件实现了软仿真，结果如图 3 所示。图中 IN 输

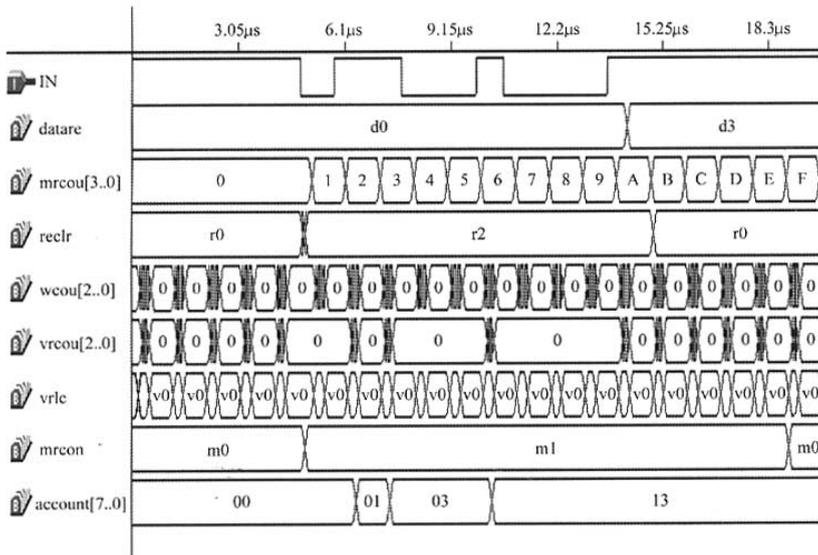


图 3 仿真图

入端口即为逻辑转换图中的 RI，图示为接收数据 0x13 时的接收情况。reclr, vrlc, mrcon 都是辅助接收的状态机，account [7..0] 是接收寄存器。在 mrcou [3..0] 计数到 0xB 的时候，数据 0x13 已被正确存储到接收寄存器中。

### 2.3 CPU 外部 memory 接口模块

这个模块是 CPLD 中较为灵活的部分，根据实际需要，它可以不是 CPU 外部 memory 接口，而是其他的接口，如同步串口等，其实现的逻辑根据实际需要而改变。以 memory 接口为例，其简单的读数据时的逻辑转换关系如图 4 所示。

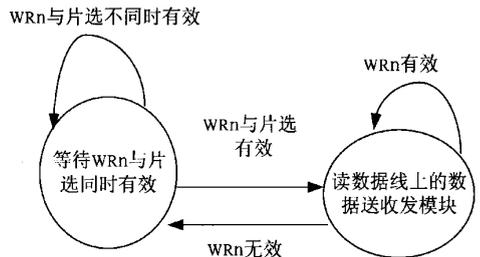


图 4 读数据时的逻辑转换关系

### 3 结束语

本方法实现了高速异步串行通信，通信速率可达 1Mbit/s，弥补现有 CPU 的 UART 端口通信速率较低的缺陷。适用于要求使用异步通信方式，传码率高而对误码率要求不是很高的应用环境，典型应用就是以 RS485 作为底层通信协议的共线语音通信系统。如对误码率要求较高，可用软件的检纠错机制加以弥补。

#### 参考文献

- 1 王建坤. MAX + PLUS II. 北京: 清华大学出版社, 2003
- 2 吕京建, 肖海桥. 面向二十一世纪的嵌入式系统综述. 电子质量, 2001 (8)

收稿日期: 2005 - 03 - 30