

晶片级导通电阻的估算

在功率 MOSFET 封装之前，可以使用一种新的测试方法精确测量电阻 R_{DSON} ，从而节省开发时间和生产成本，同时可以进行器件的筛选。

已知合格芯片（KGD）筛选是一种在半导体加工中常用的技术，这一技术使集成电路器件工程师不会封装不合格的半导体器件，从而节省了时间和金钱。由于探针和探针台的缺乏，功率器件工程师不能利用这一技术来测量功率 MOSFET 的 R_{DSON} 的参量，而不得不在特性校准前采取费时又昂贵的封装过程。

然而，在 Tesla 功率器件特性校准系统中使用了一种新开发的探针技术，这一技术可以在较大的温度范围内直接在晶片上进行 R_{DSON} 的测量。这使得功率器件的设计者可以得到晶片上每一个 die 器件 R_{DSON} 值的晶片图。这意味着设计者可以在制造过程的前期就挑选好 KGD，从而降低器件的开发时间和生产成本。

作为首选法则，设计和开发过程中的每个生产步骤对增加工程总造价的影响因子为 10。因此，通过晶圆上的 R_{DSON} 测量消除不必要封装，可以大大地缩短功率器件的设计周期，节省开发费用。此外，这种晶圆上测试能力可以筛选出具有最低导通电阻的功率器件，从而在应用中表现出卓越的性能。

关键的功率测量

在工程设计和开发过程中，最重要的是在生产过程中尽早检验出制造器件尽可能多的参数。可能发生的最糟糕的事是到生产结束时才发现封装的失败导致了器件的不可测量。如果没有 KGD 的数据，就不可能知道失败的原因。

采用晶圆上测试，就不用去苦苦寻找器件封装失败的根源。如果一个器件不能通过晶片测试，它就不会被封装。反之，如果一个封装器件不合格，最有可能是封装的设计或者封装的工艺造成的，因为在封装前器件经过测试是好的。

功率 MOSFET 工程师面临着效率、额定功率不断提高与工艺结构日益缩小之间的矛盾。传统上，使用了一些方法来使器件的 R_{DSON} 值越来越低。一般功率器件的通态电阻的降低会改善器件的性能。因此，在功率器件的制备中 R_{DSON} 是一个关键的参数，它可以成为 KGD 筛选的一个依据。

基于漏-源电阻来筛选器件的能力，或者在生产前对器件通过电阻的测量能力都是非常重要的。这些能力的提高使功率器件工程师采用前沿的工艺技术为他们的器件设计更好、更稳定的制备工艺。制备工艺开发工程师可以更有效地控制、模拟、特性、优化具备这些能力的工艺，从而大幅度地提高工艺的成品率。

晶圆上测试和封装测试中，测量和检验场效应功率半导体器件的主要功率的基本步骤在本质上是相同的。器件的 R_{DSON} 等于漏-源电压除以漏-源电流。特定的封装型号有特定的额定功率，而器件的最大额定电流可通过 R_{DSON} 的主要参数的筛选来决定。

在低功率晶圆上测试中，通常可直接通过参数分析器的信源检测单元（SMUs）精确测量电压和电流。能做到这一点是因为使用了合适的 Kelvin 连接（图 1）。然而，在功率 MOSFET 高漏-源电流情况下，在测试的器件（DUT）的电阻会比 SMU 测试线的电阻要低得多，这样会导致较大的压降，易使电压的测量结果失真。



Fig.1. All parameter-analyzer SMUs offer “force-and-sense” connections, such as those shown here on this VDMOS device, enabling true Kelvin test conditions.

为了避免大电流时测试线引起压降的误差，所有参数分析仪的 SMUs 采用强制与感测接法，实现真正的 Kelvin 测试条件。随着源-漏电流的增加，测试线中会产生很高的压降或压力。“感测”连接测量到压降，然后反馈到 SMU 用来计算实际的漏-源电压。

大多数工程师试图直接从参数分析仪的 Kelvin 连接 SMUs 来进行关键的 $R_{\text{DS(on)}}$ 测量。不过，即使将参数分析仪 SMUs 接成真正的 Kelvin 测量，器件的 $R_{\text{DS(on)}}$ 的值也会出现很大的误差。这些误差大多要归根于电压的精确度或 SMU 本身的分辨率。

图 2 中用电流-源 SMU 读出的电压求得 $R_{\text{DS(on)}}$ 的值为 $40\text{m}\Omega$ 。图 3 表明一样的器件用电压检测单元（VMU）精确测出源电压，从而求得 $R_{\text{DS(on)}}$ 的值为 $12\text{m}\Omega$ 。如果超高功率器件在大电流时要直接通过参数分析仪得到全部特性，为了在高电流时获得精确测量，需要在源探头（或者，在某些情况下，源和漏探头）里安装 VMU。

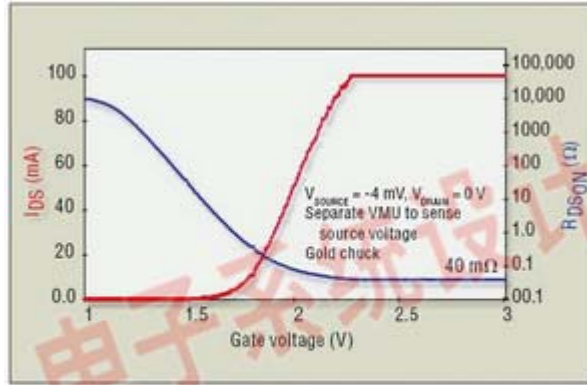


Fig 2. This graph of $R_{DS(on)}$ measurements for a MOSFET using a standard parametric-analyzer-SMU approach produces an inaccurate reading caused by probe-contact voltage drops being sensed by the voltage probes, as compared to Fig.3.

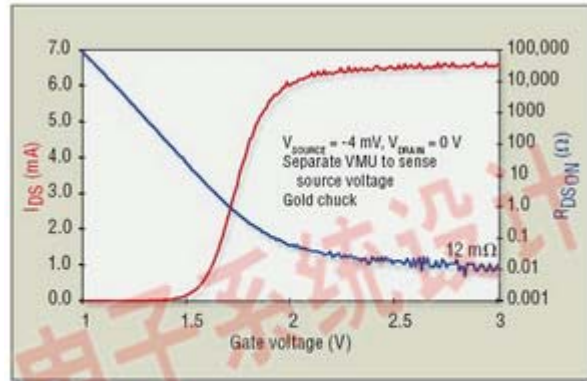


Fig. 3. $R_{DS(on)}$ measurements for the same MOSFET measured in Fig. 2, but using the superior VMU approach, improve accuracy by compensating for high-current voltage drops developed across the contact resistance of the wafer probes.

裸片筛选

在封装工艺中，芯片粘在封装上；因此，在芯片和封装之间没有明显的电阻。在封装器件中测量 $R_{DS(on)}$ 值是有利的，因为它能精确地模拟芯片在使用时的情况行为。缺点就是封装芯片需要时间和成本。

晶圆级测量很方便，并为工艺开发工程师节省了宝贵的时间和成本。理想的设计是将在封装测量的精确性和晶圆上测试的节省时间和成本结合起来。

到目前为止，晶片级测量的首要阻碍来自晶片和夹头的界面。夹头和晶片背面之间的电阻相当大。因此，工程师筛选芯片所用的 $R_{DS(on)}$ 测量值，实际上是器件的 $R_{DS(on)}$ 的和加上晶片与夹头界面的电阻，引起了测量和结果的误差。这样的测量法是不可能正确地表征芯片的。

封装后需要有方法和工具来测试在精密条件下的晶圆。对所有的测量法，目的都是使测量工具对测量参数的影响可以忽略。因此，测试工具对 DUT 应该是透明的。对于晶片上功率器件的测量问题，理想的解决方法是，通过减小夹头和晶圆背面之间电阻来达到这种透明性。

真空技术

到目前为止，还没有硅片夹技术允许晶圆上 $R_{DS(on)}$ 测量把晶圆片级测量和在封装测量结合起来。但是，Cascade Microtech 公司的 VacuChannel 技术致力于晶圆上 $R_{DS(on)}$ 的测量，比起标准孔或环技术，这一技术因使用了一种独特的夹头使得负压更均匀地分布在晶片上。

均匀分布的负压和高度抛光的镀金表面，使得晶圆和夹头之间的接触电阻比标准夹头技术的低 10 至 100 倍。VacuChannel 技术可用于 Tesla 晶圆上功率器件特性系统，这使得可在高温中电流达 60A 和电压达 3000V 的情况下进行测量

除了提供低的接触电阻，VacuChannel 技术在薄晶片的处理上也具有优势。高级的微通道可将晶片压薄至 80 μ m。以前，由于晶片的热变形或“炸土豆片”，功率器件的晶片级探测问题变得复杂化。这是由于为了提高芯片的性能，能过减小功率器件晶片的厚度来减少它的侧面热传导率。VacuChannel 技术大大降低了晶片背面和夹头之间的接触热电阻，提高了功率器件晶片 hold-down 性能。

利用这一技术，对于多门-源电压，特定芯片的真实参数的测量可以在晶圆级进行（图 4）。该图是使用三种不同金属顶面接触夹头得到的数据。每个器件的关键 $R_{DS(on)}$ 测量可在工程开发制造过程的前期进行。这无需经过切割，封装，测试，最后才筛选出不合格功率器件，而这些不合格的器件能通过传统的低功耗功能测试。

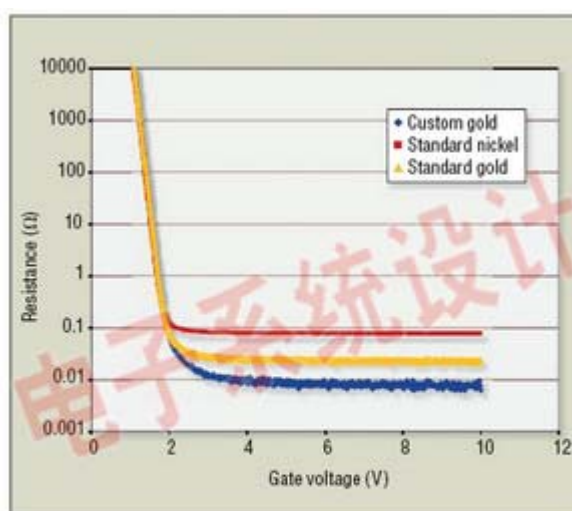


Fig. 4. This data for gate voltage versus resistance was obtained with a wafer chuck using VacuChannel technology and different metals for the polished top surface.

使用有效的晶圆级测试，所有这些步骤都可以省去。例如，图 5 所示的晶圆图所提到的，使用晶片级测试方法，15 分钟之内可以测试 109 个器件，这是前面描述的传统的多步骤工艺不可能做到的。



Fig. 5. This wafer map illustrates how individual die can be binned on a wafer according to $R_{DS(on)}$, allowing for the identification of faulty devices before they are packaged, as well as the identification of superior devices that can be sold at a premium. The 114 die are assigned one of five colors representing the range of $R_{DS(on)}$ values from low to high: yellow (25 die), yellow-orange (14 die), orange (23 die), orange-red (18 die) and red (34 die).

为了重复晶圆级 RDSON 的测试结果，功率器件工程师需要采用下列工序：首先，做一个电压测试；第二步，反复测试以鉴定每个合格的芯片；第三步，将合格的芯片从次品中筛选出来；第四步，在晶圆图上标记每个合格芯片的位置；第五步，将晶片切割成单个的芯片；第六步，采集和封装每个合格的芯片；第七步，分别测试每个封装器件的 RDSON。

显然，这种传统工艺是容易出错的。而且这个过程至少需要三到四个小时，采用晶圆上方法只需 15 分钟。此外，当测试片上系统（SoC）器件（相对于一直是讨论的焦点的分立器件）时，使用完全晶圆上测试的可能会节省更多。

晶圆级测试对于智能功率模块（IPM）也非常有利。没有晶圆级测试，模块中的每个附加的半导体器件中单个芯片的产量会降低，最终这类模块的产量可能会降低。另外，在同一模块中封装不合格的器件会造成合格的器件的浪费。解决这个问题最好的办法是采用封装前测试方法，如晶圆级测试。

测试温度

对于功率器件的另一个重要的 SoC 测试能力是在一个较大的温度范围内测试器件。例如，设计一个电源时，它必须保证在偏远沙漠的高温环境和地球轨道的低温环境中都能运行。因此，热性能在 SoC 的全部功能测试中是很重要的。

这意味着晶圆上的每个 SoC 器件需要就所有可能的系统电压和所有逻辑输入组合进行全功能测试和表征。这些测试要在所有运行环境和整个储存温度范围中进行从而筛选 KGD。这个测试的水平对于军事和航天应用尤其重要。

随着 VacuChannel 夹头技术散热性能的显著提高，使得在较宽的温度范围进行晶圆上测试是成为可能。曾经在封装器件的测试中受限的热条件，现在可以在晶圆级器件的测试中达到。

标准夹头的热阻平均为 $1\text{ }^{\circ}\text{C}/\text{W}$ ，典型的硅片夹的温度可以升高 $50\text{ }^{\circ}\text{C}$ 。这有效地阻止了晶圆上的热测试。具体来说，热失控可以导致电学测量失效甚至可能造成测试线路的短路。

VacuChannel 技术有很好的热减弱性能，这比常规硅片夹大一个量级，可测量的全部温度范围是 $-55\text{ }^{\circ}\text{C}$ 至 $200\text{ }^{\circ}\text{C}$ 。测试中，发现使用这一技术时任何 DUT 的温度上升速度小于 $0.1^{\circ}\text{C}/\text{W}$ ，这在功率负载器件中达到 $75\text{ w}/\text{cm}^2$ 甚至 $100\text{ w}/\text{cm}^2$ 。在这些测试中，DUT 中较小的温度上升允许在较大温度范围内进行测试。这不同于标准热夹盘，标准热夹盘不能限制温度，而且常常造成 DUT 中的热失控。