

数字广播 DAB 技术通过采用合适的音源编解码方法和纠错技术，可提供 CD 音质的节目，通过采用宽带多载波的传输方法，提高了传输过程中的抗干扰能力。即使高速移动接收，也不会影响收听质量。DAB 的技术使得一个频段内可以复用多套节目，提高了频谱利用率。同时，DAB 还可以传送大量的数据业务，例如广播电文、静止画面、计算机程序等。因此，DAB 又被称作数字多媒体广播（DMB）。

随着数字广播 DAB 的发展，目前全球已有1000多个 DAB/DMB 台开播，包括中国北京、上海、广东等地，但 DAB/DMB 解码核心芯片仍是瓶颈，接收终端开发严重滞后。ID200是西安西芯微电子公司近年来在国内开发的 DAB/DMB 基带解码核心芯片，其集成度、功耗、性能、价格指标均处于国际领先水平，基于此芯片及核心技术，不仅可以简化 DAB 数字音频广播接收机的设计，同时可以降低 DAB 数字音频广播接收机的成本，进而提高其市场竞争力。

### DAB 基带芯片 ID200简介

ID200是一款面积小、功耗低、可用于移动和便携设备的 DAB 解码器（DAB 基带解码器和 MPEG L2 音频解码器）芯片。该芯片可以对 DAB 传输帧进行1.5Mbps 全速解码，包括数字混频、同步/跟踪和解调。基带解码器可同时对传输帧内的两路音频、数据或视频节目进行解码。解码后的音频节目可以通过片内 MPEG L2 音频解码器播放，而数据/视频节目可以通过片外 CPU 进一步处理和显示。芯片上集成了1Mb SRAM。

ID200 DAB 基带解码器架构如图1所示。DAB 基带解码的功能可以简单概括为：系统首先将模拟的 DAB 中频信号通过 ADC 转换成数字中频信号，然后利用数字的方法进行 IQ 分量的分离和滤波从而得到复数形式的 OFDM 时域信号，接下来利用 FFT 得到各个副载波的样点并完成频率解交织，然后利用 FFT 计算的结果进行 DQPSK 解调并完成时间解交织，最后用 Viterbi 解码器进行信道解码，从而恢复出 DAB 节目源数据。节目源（MPEG 音频数据流）再经过音频解码器播放，得到高质量的声音。

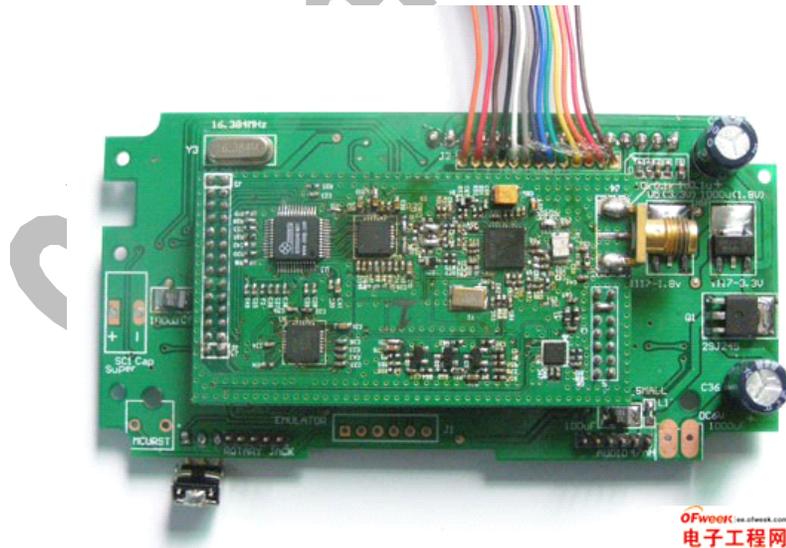


图1： DAB 基带解码器结构示意图。

### DF50C 的硬件结构

DAB 接收机 DF50C 的构成需要 ID200 芯片 + RF 芯片, 以及 ADC 和音频 DAC(驱动耳机)。FM 接收机采用单芯片方案。DAB 接收和 FM 接收共享同一根天线。DAB+FM 模块需要一个 MCU 芯片来控制 RF 芯片、ID200、音频 DAC、FM 芯片。接收机生产厂家亦可通过此 MCU 芯片实现独特的界面设计及功能扩充。基带解码不需要外加 SRAM。

DF50C 的硬件结构见图2。接收机各部分的功能分别为:

◆ RF 芯片采用的是 MAX2170, RF 模块完成调谐的功能,同时将射频 DAB 信号从 Band III (174~230 MHz) 或者 L Band (1452~1492 MHz) 搬移到中频 (2.048MHz 或38.912MHz)。根据 DAB 协议, RF 模块必须具备能够接收这两个频段信号的能力;

◆ A/D 模块实现将 RF 输出的基带模拟信号转换为数字信号,从而方便后面的 DAB 数字解码的实现;

◆ 基带解码模块是 DAB 接收机最核心的部分。完成 DAB 信道解码和 OFDM 解调、DQPSK 解调等工作。通过基带解码处理后的数据包括声音广播和数据业务。声音广播业务可以继续进行声音解码,数据业务要送入相应的解码单元进行具体的业务解码。

◆ MCU 采用了 Microchip 的 P18f45j10, MCU 控制模块,用来管理整个系统中各个模块的配置,以及控制各个模块的工作和码流。同时它也提供人机交互的功能,如响应键盘信息,控制 LCD 显示信息。它提供了 SPI、I2C 等总线接口,方便与外部各模块的通信。

图2中虚线框内即为 DAB 接收机的基带解码和信源解码部分。

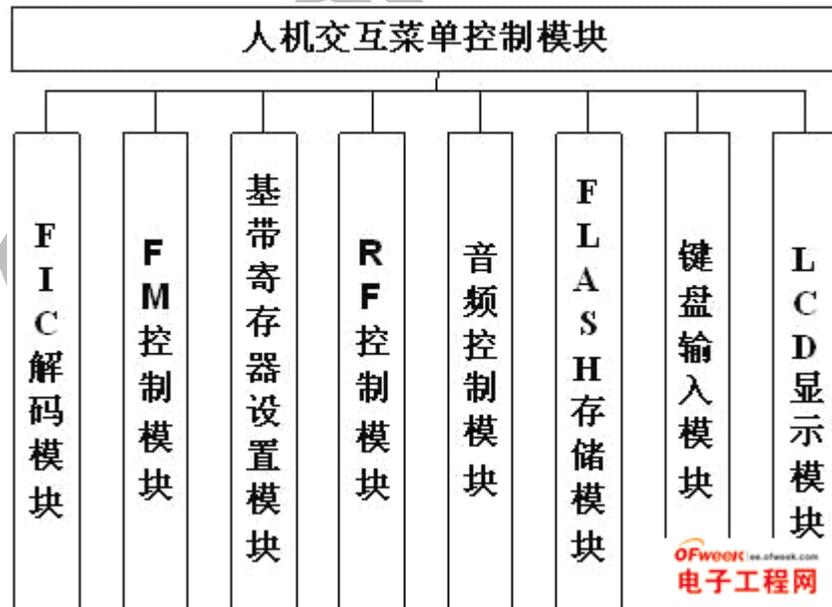


图2: DAB 接收机原理框图。

## DF50C 的主要技术指标

### DAB 接收性能:

- ◆ 数字广播标准 DAB ETSI 300 401
- ◆ 我国 DAB 国家标准 GY/T214.2006
- ◆ L 波段和3 波段的高速移动接收
- ◆ 灵敏度: -97dBm/3 波段, -97dBm/L 波段
- ◆ 可实现 DAB 模式 1, 2, 4 的自动识别和接收
- ◆ MPEG L2 音源解码, 支持48KHz, 24KHz 采样频率, 自动识别声道模式, 支持单通道、双通道、立体声;
- ◆ LCD 显示屏, 显示 DAB 节目台名, 动态文字, 节目类型, DAB 信号强度和 BER
- ◆ 时间显示, 包括 年, 月, 日, 小时, 分
- ◆ 提供功能扩展的 JTAG & USB 界面
- ◆ 低功耗的 DAB 分时工作模式
- ◆ 模块功耗: 140mW@128Kpbs DAB 接收
- ◆ DAB+FM 接收机样机典型功耗: 240mW
- ◆ 电源: 3.0V / 1.8V
- ◆ DAB+FM 模块尺寸: 35 x 65 x 3 mm<sup>2</sup>
- ◆ DAB+FM 模块 PCB 设计: 仅用2 层金属

### FM 接收性能:

- ◆ 自动搜索模式和手动搜索模式
- ◆ FM 电台频率显示
- ◆ RSSI 信号强度显示
- ◆ 支持 RDS 数据和文字解码
- ◆ FM IC 功耗: 54mW @ FM 接收

## DF50C 软件设计

### FIC 解码实现

FIC 是 DAB 传输帧中的快速信息信道，FIC 没有经过时间交织，因此它被称为快速信息信道，由于它提供了各子信道和业务的索引，因此也是接收机必须首先处理的部分。同时，FIC 不是一成不变的，因此对 FIC 的解码要周期性的进行，以保证接收机及时针对 FIC 的变化做出相应的反应。通过 FIC 解码流程图3，FIC 解码后可以清楚地得到每个业务成分的详细信息，MCU 中的 MMI 程序可以根据这些索引信息控制基带，选择自己喜欢的节目。

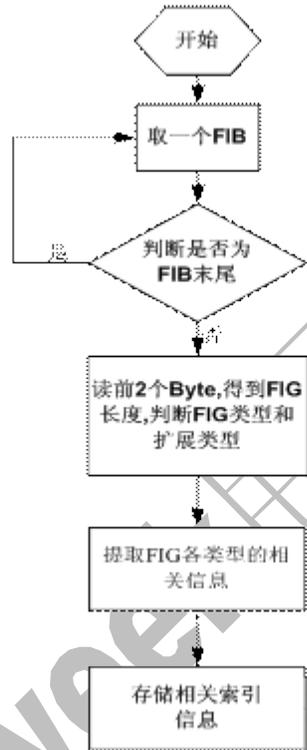


图3: FIC 解码流程图。

### MMI 软件设计

DF50C MMI 软件设计可以分为两大部分，如图4所示，一部分是由 FIC 解码模块构成的子信道及业务信息解码模块和动态文字解码模块，另一部分为人机接口模块，包括人机接口菜单控制模块、基带寄存器设置模块、音频控制模块、FLASH 存储模块、键盘输入模块、LCD 显示控制模块、RF 控制模块等。解码模块将各种节目相关信息解出后交由人机接口模块根据用户的需要来管理和调用。之所以将解码模块与人机接口模块分开是因为解码模块与硬件联系较少，而其它模块中大都包含硬件接口驱动程序，同时也考虑到人机接口菜单设计结构上的灵活性，将解码模块独立出来，既利于程序在不同硬件上的移植，也使其在人机接口菜单结构改变的情况下仍能被复用。

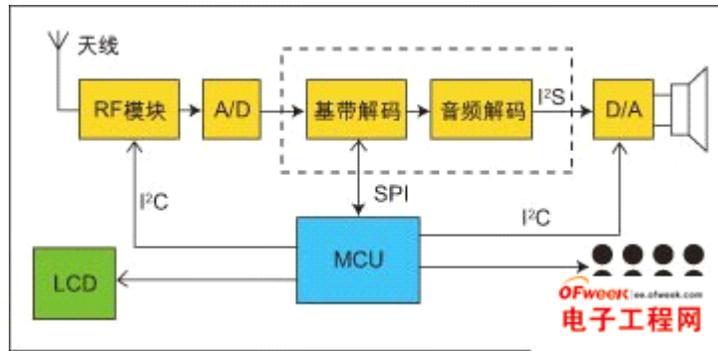


图4: MMI 软件设计。

### DF50C 系统测试

图5是基于 ID200 的 DAB 接收机 DF50C 系统。DF50C 能正确接收 Band III (174~230 MHz) 和 L Band (1452~1492 MHz) 中每个频点的 DAB 信号, 并且灵敏度均能达到-97db。可实现在高速移动中对 L 波段和 III 波段的稳定接收。对比特率为 128kbps DAB 音频数据流解码时, 核心模块 (包括 RF 芯片、AD 芯片、基带芯片和 MCU) 部分的功耗为 130mW。

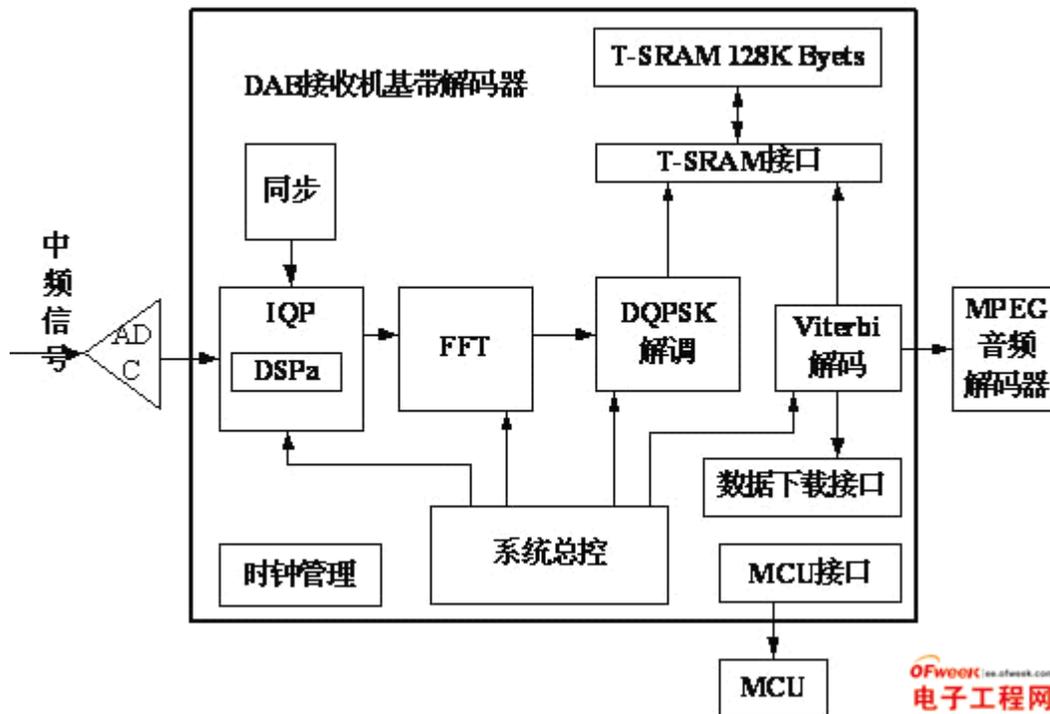


图5: DAB 接收机 DF50C 板卡。

DF50C 系统集成了 FM 芯片、时钟芯片、flash 芯片和红外芯片, 完成了 DAB、FM 的人工和自动频率搜索, 定时开关机, 节目收藏以及红外遥控等功能。DF50C 各项技术指标达到设计

要求，实现了低成本，低功耗，多功能的 DAB 接收机设计。该产品的面世填补了中国 DAB 核心芯片和整机技术的空白，推动 DAB 在中国的发展。

OFweek 电子工程网