

垂直腔面发射激光器的 TO 封装工艺操作误差分析*

刘 超[†] 张雅丽 徐桂芝 张 韬 侯广辉 祝宁华

(中国科学院半导体研究所 集成光电子学国家重点实验室, 北京 100083)

摘要: 采用 FRESNEL 光学软件和 MATLAB 编程,详细分析了垂直腔面发射激光器的 TO 封装工艺操作误差对耦合效率的影响.发现在芯片横向偏移、芯片倾斜和管帽倾斜这三种操作误差中,管帽倾斜对封装组件的耦合效率影响最大.

关键词: 耦合效率; 垂直腔面发射激光器; 封装

EEACC: 4320J; 4330

中图分类号: TN305. 94

文献标识码: A

文章编号: 0253-4177(2006)08-1480-04

1 引言

在光电器件的开发生产中,封装往往占其成本的 60%~90%,其中 80% 的制造成本又来自组装和封装工艺,因此封装在降低成本上扮演举足轻重的角色,逐渐成为研究的热门话题.垂直腔面发射激光器(VCSSEL)作为光纤通信系统的重要光源,发展与其相适应的封装技术是十分必要的.迄今为止,VCSSEL 的封装形式有塑料封装^[1]、陶瓷衬底封装和倒装焊^[2~5], Pill Pack(子弹头)和 SMT 表面装贴等形式,但目前 VCSSEL 的主要生产设施是围绕 TO 封装而建的.文献[6,7]提出了具有监测光功率功能的 VCSSEL 概念封装:将 VCSSEL 芯片和探测器芯片分别用导电胶和非导电胶粘接在管座上,通过在倾斜的玻璃管帽上镀氮化硅薄膜反射条,将一定比例的激光器输出光反射到光电探测器输入窗口.由于氮化硅薄膜的反射率与激光光束的偏振状态、波长和管帽倾斜角度有关,所以这种封装结构还需要进一步改进.

在实际应用中,由于 VCSSEL 输出光功率随温度和时间变化几乎保持不变,使得 VCSSEL 在没有光功率监测功能的情况下也能正常开环使用^[1]. VCSSEL 的出光方向与芯片的表面垂直,因此可以采用比边发射激光器简单的,类似于探测器的 TO 封装结构.由于从 VCSSEL 芯片发出的光是圆形对称的,在封装设计中无需考虑转变光场形状,因此其 TO 封装的耦合透镜采用制作工艺相对简单、成本相对低廉的球透镜即可. VCSSEL TO 封装的管帽和管座的侧向剖面图分别如图 1(a), (b) 所示.在图 1

(b) 中,管脚 1 和管脚 2 通常分别作为信号管脚和接地管脚.管脚 1 与管座相连接的部分是一段同轴线 3,在这段同轴线中采用玻璃材料作为绝缘介质.

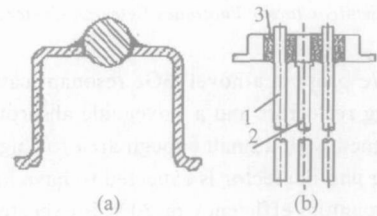


图 1 TO 封装管帽(a)和管座(b)的侧向剖面图

Fig. 1 Cross section of TO-cap (a) and TO-head (b)

我们设计的 TO 封装为插拔式结构,如图 2 所示.我们曾以这种结构为例,通过 FRESNEL 光学软件结合 MATLAB 编程的方法模拟分析了 VCSSEL TO 封装的耦合效率与封装元件结构参数的关系^[8].本文继续采用这种方法分析 VCSSEL TO 封装的操作误差对耦合效率的影响,这将对 VCSSEL TO 封装设计和生产具有一定指导意义.

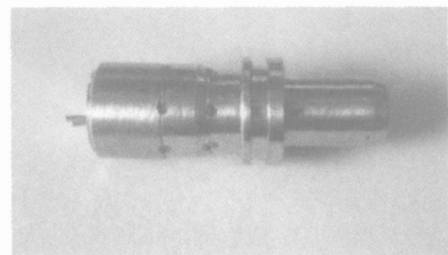


图 2 VCSSEL 的插拔式 TO 封装

Fig. 2 Pluggable TO-packaged VCSSEL

*国家自然科学基金国际合作重大项目资助项目(批准号:00410760)

[†]通信作者. Email: chliu @semi. ac. cn

2 操作误差对 VCSEL TO 封装耦合效率影响的模拟分析与讨论

在不考虑操作误差的情况下,影响 VCSEL TO 封装耦合效率的主要因素是经过透镜折射后的激光高斯光束模场与单模光纤的模场尺寸不匹配产生的损耗和透镜的像差损耗^[8].在实际生产过程中,实现 VCSEL TO 封装工艺包括多种操作工艺流程,比如:采用金基钎焊技术将管芯、过渡热沉和管座连接起来;采用金丝球焊和楔焊技术将管芯和引脚进行电连接;采用电阻焊和电流焊完成气密性封装等.在这些封装工艺的操作过程中,总会不可避免地引入误差,使得封装后的光学组件并非理想同轴,因此分析封装后器件的耦合效率还应考虑操作误差带来的影响.本文分别针对芯片不居中、芯片倾斜和管帽倾斜这三种情况,分析操作误差对 VCSEL TO 封装耦合效率的影响.

用于模拟分析的实验样品包括:由德国慕尼黑技术大学肖特基研究所制备的 VCSEL 芯片样品,其远场发散角为 20°,输出光功率为 1mW;模场直径为 10 μ m 的单模光纤;两种带有球形耦合透镜的管帽,其结构参数如表 1 所示.与商用的 TO 封装管帽产品相比,1# 管帽采用长焦距、折射率低的耦合透镜;2# 管帽采用短焦距、折射率高的耦合透镜.以这两种管帽样品为代表,来分析封装工艺操作误差对耦合效率的影响.

表 1 模拟选用的 TO 管帽结构参数

Table 1 Parameters related to TO-cap for simulation

型号	1#	2#
透镜材料	Bk-7	Taf-3
透镜折射率	1.5168	1.8042
透镜直径/mm	1.6	0.8
透镜焦距/mm	1.17	0.45
透镜孔径/mm	1	0.8
管帽高度/mm	3	2.1

2.1 VCSEL 横向偏移对耦合效率的影响

将芯片焊接在管座上,有可能使 VCSEL 芯片的出光面偏离管座中心,从而使从透镜出射的光束不再是圆形而是椭圆形的高斯光束,导致耦合效率降低.VCSEL TO 封装的光路由 VCSEL 芯片、耦合透镜和单模光纤组成的,在没有考虑操作误差时,采用这两种管帽的耦合效率曲线如图 3 所示.我们将光纤头固定在图 3 所示的这两条耦合曲线的峰值位置,研究芯片的横向偏移误差对 TO 封装耦合效率的影响.当芯片与管座的中心位置横向偏移 1~9 μ m 时,采用 1# 和 2# 管帽 TO 封装耦合效率变化曲线如图 4 所示.从这两幅图可以看出,1# 管帽比 2# 管帽对芯片偏移量敏感.当芯片的横向偏移量达到 9 μ m 时,采用 1# 管帽的耦合效率比无偏移峰值下降了 16%,而 2# 管帽只下降了 5%.从这两条曲线还可以看出,若要保持耦合效率在峰值的 95% 以上(耦合损耗小于 0.5dB),采用 1# 管帽时,贴片的横向偏移容差是 $\pm 3.5\mu$ m;采用 2# 管帽时,贴片的横向偏移容差是 $\pm 9\mu$ m.

2.2 芯片倾斜角对耦合效率的影响

在封装工艺的操作过程中,由于 TO 管座的上表面不够平整或者由于压焊的焊料不够均匀,可能使从芯片发出的光不再与耦合透镜和光纤同轴.我们将光纤头分别固定在 1# 和 2# 管帽与芯片、光纤理想同轴时的耦合效率最大的位置,研究芯片倾斜角度对 VCSEL 芯片的 TO 封装的耦合效率的影响.当光束的出光方向与光轴偏移 1~10° 时,采用 1# 和 2# 管帽的耦合效率变化曲线分别如图 5(a), (b) 所示.从图 5 可以看出,芯片倾斜量对 1# 管帽和 2# 管帽的耦合效率的影响都很小.当芯片的倾斜角度达到 10° 时,1# 管帽的耦合效率下降了 1.2%,2# 管帽的耦合效率下降了 1.4%.

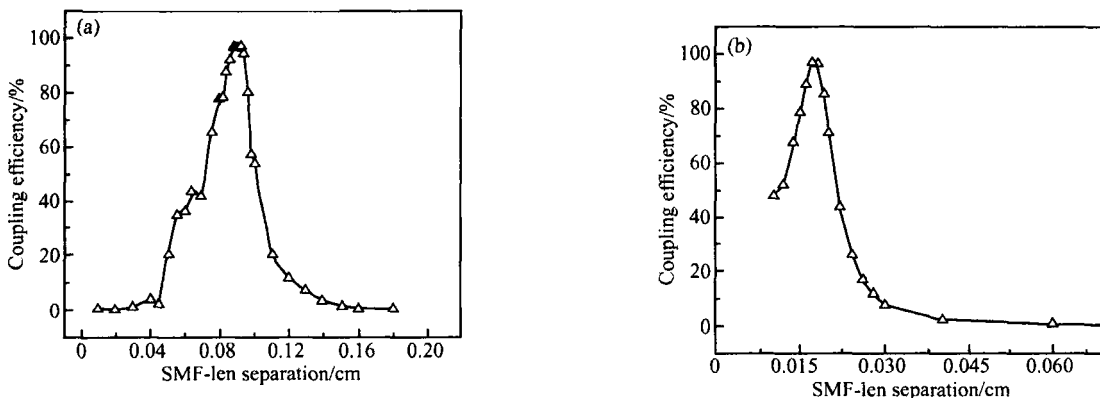


图 3 VCSEL TO 封装耦合效率变化曲线 (a) 1# 管帽;(b) 2# 管帽

Fig. 3 Change of coupling efficiencies of TO-packaged VCSELs (a) 1# TO-cap; (b) 2# TO-cap

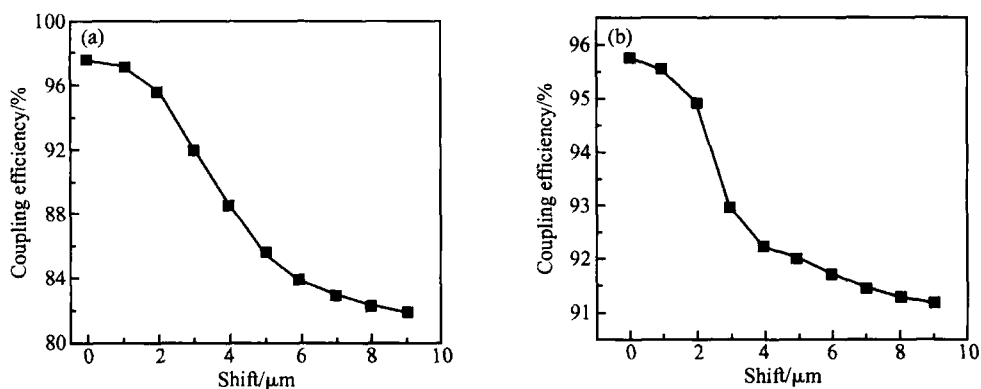


图 4 芯片横向偏移量对 VCSEL 的 TO 封装耦合效率的影响 (a) 1# 管帽; (b) 2# 管帽

Fig. 4 Dependence of coupling efficiency on lateral offsets of chips (a) 1# TO-cap; (b) 2# TO-cap

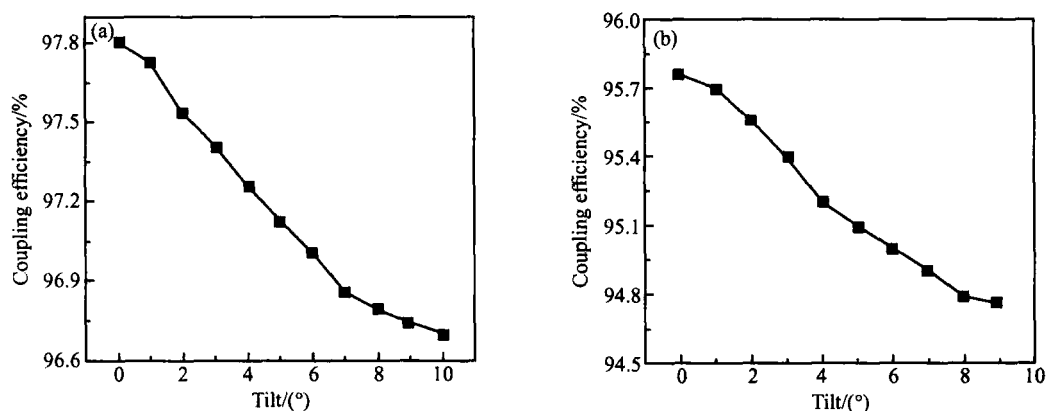


图 5 芯片倾斜角度对 VCSEL 的 TO 封装耦合效率的影响 (a) 1# 管帽; (b) 2# 管帽

Fig. 5 Dependence of coupling efficiency on tilts of chips (a) 1# TO-cap; (b) 2# TO-cap

2.3 管帽倾斜角对耦合效率的影响

当采用激光焊接技术将管帽焊接在管座上时, 由于焊接的激光光束分成几路, 可能由于它们的能量不等、光斑的大小不一致或者光点的分布不均匀,

都会对管帽产生应力作用, 从而引起从透镜出射光束偏离芯片与光纤的轴线方向, 导致耦合效率降低. 我们将光纤头分别固定在采用型号为 1# 和 2# 管帽的理想操作的耦合曲线峰值位置, 研究管帽倾斜对 TO 封装的耦合效率的影响. 当管帽与光轴倾斜

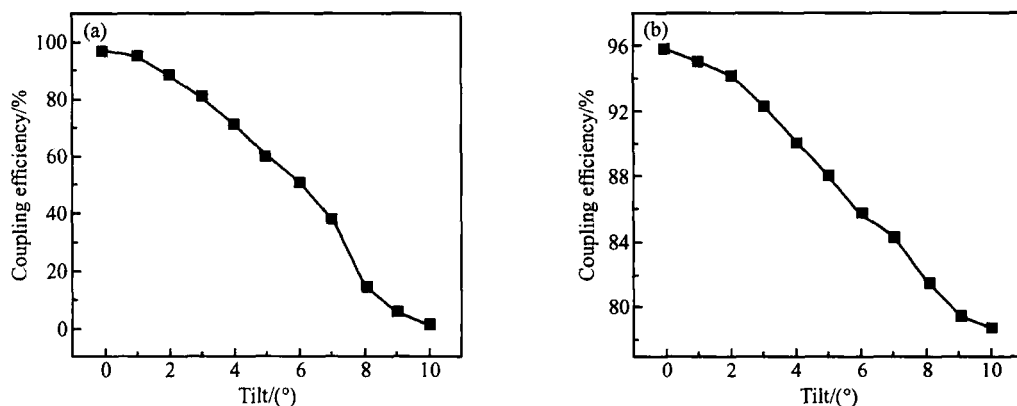


图 6 管帽倾斜角度对 VCSEL 的 TO 封装耦合效率的影响 (a) 1# 管帽; (b) 2# 管帽

Fig. 6 Dependence of coupling efficiency on tilts of TO-caps (a) 1# TO-cap; (b) 2# TO-cap

角度为 $1 \sim 10^\circ$ 时,采用 1# 和 2# 管帽耦合效率的变化趋势如图 6 所示.从图中可以看出,管帽倾斜对这两种型号管帽的耦合效率的影响都很大,尤其是 1# 管帽.当芯片的倾斜角度为 10° 时,1# 管帽耦合效率下降到了 1.4%,2# 管帽的耦合效率也下降到了 78.7%.若要保持耦合效率达到峰值的 95% 以上(耦合损耗在 0.5dB 以内),1# 管帽倾斜容差是 $\pm 1.5^\circ$,而 2# 管帽倾斜容差是 $\pm 3.5^\circ$.

3 结论

本文从芯片横向偏移、芯片倾斜和管帽倾斜这三种情况模拟分析了操作误差对 VCSEL TO 封装耦合效率的影响,并得出如下结论:对于 1# 和 2# 两个 TO 同轴封装管帽样品而言,若要耦合效率达到峰值的 95% 以上,芯片的横向容差分别为 $\pm 3.5\mu\text{m}$ 和 $\pm 9\mu\text{m}$,管帽的倾斜角度容差分别为 $\pm 3.5^\circ$ 和 $\pm 1.5^\circ$.芯片的倾斜对这两种管帽的耦合效率的影响都很小,当芯片倾斜 10° 时,1# 管帽的耦合效率下降了 1.2%,2# 管帽的耦合效率下降了 1.4%.由此可以看出,芯片的横向偏移和管帽的倾斜误差对 VCSEL 的 TO 封装光学系统的耦合效率的影响较大.这些模拟分析的结果将对 VCSEL 的 TO 封装设计和生产提供有价值的参考和指导.

参考文献

- [1] VCSEL packaging for data communication transceiver design. <http://www.fpnmag.com>
- [2] Dang G T, Mehandru R, Luo B, et al. Fabrication and characteristics of high-speed implant-confined index-guided lateral-current 850-nm vertical cavity surface-emitting lasers. *J Lightwave Technol*, 2003, 21(4):1020
- [3] Liu J J, Olver K A, Taysing-Lara M, et al. High-yield flip-chip bonding and packaging of low-threshold VCSEL arrays on sapphire substrates. *IEEE Trans Comp, Packag, Manuf Technol*, 2003, 26(3):548
- [4] Coldren L A, Hall E, Nakagawa S, et al. Advances in long-wavelength single-mode VCSELs and packaging approaches for single-mode fiber applications. *Electronic Components and Technology Conference*, 2001
- [5] Louderback D A, Stone R V, Graham K G, et al. Development of flip-chip 1300nm VCSELs. *Lasers and Electro-Optics Society, Annual Meeting-LEOS*, 2002, 2:691
- [6] Claise P R, Jiang Wenbin, Kiely P A, et al. Automatic power control of a VCSEL using an angled lid TO56 package. *Electronic Components and Technology Conference*, 1998:203
- [7] Hall S H, Walters W L, Mattson L F, et al. VCSEL electrical packaging analysis and design guidelines for multi-GHz applications. *IEEE Trans Comp, Packag, Manuf Technol*, 1997, 20(3):191
- [8] Liu Chao, Wang Xin, Yuan Haiqing, et al. Analysis of coupling efficiency of TO-packaged VCSELs. *Chinese Journal of Semiconductors*, 2006, 27(4):751 (in Chinese) [刘超,王欣,袁海庆,等.垂直腔面发射激光器的 TO 封装的耦合效率模拟分析. *半导体学报*, 2006, 27(4):751]

Analysis of Operation Errors of TO-Packaged VCSELs^{*}

Liu Chao[†], Zhang Yali, Xu Guizhi, Zhang Tao, Hou Guanghui, and Zhu Ninghua

(State Key Laboratory of Integrated Optoelectronics, Institute of Semiconductors, Chinese Academy of Sciences, Beijing 100083, China)

Abstract: The dependence of the coupling efficiencies of the TO-packaged VCSELs on packaging operation errors are analyzed using FRESNEL and MATLAB. Three error sources are considered: lateral offset of chips, tilt of chips, and tilt of the TO-cap. Of these three error sources, it is found that the tilt of the TO-cap has the greatest effect on the coupling efficiency of the packaging subassemblies.

Key words: coupling efficiency; VCSEL; package

EEACC: 4320J; 4330

Article ID: 0253-4177(2006)08-1480-04

^{*} Project supported by the National Natural Science Foundation of China (No. 00410760)

[†] Corresponding author. Email: chliu@semi.ac.cn

Received 16 January 2006