

基于千兆以太网的基带光纤拉远设计

基带光纤拉远是将数字微波接力系统的中频部分从室内单元移至室外单元。由于信号拉远的物理介质采用的是光纤，而且传输的是基带数字信号，因此传输距离一般可达几 km 以上。基带光纤拉远避免了系统的室内单元和室外单元之间馈线连接的不便，同时减少了馈线损耗，降低了功率放大器的功率要求，最重要的是天线的位置调整不再受室内单元的制约，可以依据周边环境特点，选择合适的地点架设，降低了设备开通的难度。本文介绍了 88E1111 的功能和特点，并给出了采用 88E1111 完成数字微波接力系统基带光纤拉远的接口设计方案，解决了基带光纤拉远接口设计复杂、难以实现的问题。

1 88E1111 简介

1.1 88E1111 的功能特点

88E1111 是 Marvell 公司推出的单片集成高性能千兆以太网物理层芯片，具有如下功能：完整支持 IEEE802.3 协议簇；内置 1.25G 串行解串行器，满足千兆光传输应用；支持 GMII、TBI、RGMII、RTBI 等多种 MAC 层接口；支持 10 / 100 / 1000BaseT 自适应检测；采用 0.13 μ m CMOS 工艺，支持 2.5V、1.2V 低电压供电，最大功耗 0.75W，且支持自动降功耗功能。

1.2 88E1111 的接口

1)GMII 接口 88E1111 与 MAC 层之间的数据接口见表 1。

表 1 GMII 接口描述

引脚名称	功能描述
GTX_CLK	发送主时钟,频率 125 MHz;
TX_EN	发送数据使能,“高”有效,与 GTX_CLK 同步;
TX_ER	发送数据错误指示,与 GTX_CLK 同步;
TXD[7:0]	发送数据,8 bit 并行,与 GTX_CLK 同步;
RX_CLK	接收主时钟,芯片所提供的频率为 125 MHz 信号;
RX_DV	接收数据使能,“高”有效,与 RX_CLK 同步;
RX_ER	接收数据错误,与 RX_CLK 同步;
RXD[7:0]	接收数据,8 bit 并行,与 RX_CLK 同步;

2)Management 接口 由 MDC、MDIO 2 个信号组成, MDC 为时钟信号, 最大速率 8. 3MHz;MDIO 为数据信号, 同步于 MDC。数据流中出现“01”表示操作的开始;紧随其后是操作码, “10”表示读操作, “01”表示写操作;然后是物理地址、寄存器地址、寄存器数据。CPU 通过访问相应的物理地址、寄存器地址, 对芯片进行控制和监测。

3)LED / Configuration 接口 LED 接口 由 LED_Link10、LED_Link100、LED_Link1000、LED_TX、LED_RX、LED-Duplex、VDDO、VSS 组成。Co-nfiguration 接口由 Config[6: 0]组成。通过将 Config[6: 0]连接到 LED 接口的不同信号, 可以将芯片配置到相应的工作模式。典型的 1000BaseX、全双工工作模式配置映射关系如表 2 所示。

表 2 配置接口映射关系

Config[6]	Config[5]	Config[4]	Config[3]	Config[2]	Config[1]	Config[0]
VDDO	VSS	VDDO	LED_Du	VDDO	LED_Li	VSS

4)高速串行信号接口 由 3 对差分信号组成,接口电平为 CML,其中 S_IN±为串行数据输入、S_OUT±为串行数据输出、SD±为光功率有效输入。

1. 3 88E1111 的寄存器

88E1111 共有 32 个控制寄存器,每个寄存器 16bit,地址偏移量为 00H~1FH。功能为复位芯片、设置速率、双工模式等,其描述如表 3 所示。

表 3 控制寄存器描述

位	名称	描述
Bit15	Reset	置 1 时,芯片复位,复位完成后为 0;
Bit14	Loopback	置 1 时,自环开启,TXD[7:0]环回到 RXD[7:0];
Bit13/6	Speed Select(LSB)	与 Bit6 配合设置速率,10 = 1 000 Mb/s;
Bit12	Auto-Negotiation	置 1 时,开启链路自协商机制;
Bit11	Power Down	置 1 时,芯片停止工作,进入低功耗模式;
Bit10	Isolate	置 1 时,GMII 接口输出三态;
Bit9	Restart Auto-Negotiation	置 1 时,重启链路自协商机制;
Bit8	Duplex Mode	1 = 全双工,0 = 半双工;
Bit7	Collision Test	置 1 时,开启冲突检测;
Bit[5:0]	Reserved	保留

2 方案设计

根据 88E1111 的功能特点和基带光纤拉远的设计要求,本文提出了用 88E1111 完成数字微波接力系统基带光纤拉远的接口设计方案。接口设计方案框图如图 1 所示,主要由室内单元、室外单元 2 部分组成。发方向,室内单元业务码流输入 FPGA 复分解器,完成业

业务数据打包,封装成符合 IEEE802.3 标准的数据帧结构,通过 GMII 接口发送到 88E1111,由 88E1111 完成数据并串转换,通过高速串行信号接口将信号发送到 1.25 G 光收发器,完成电光转换后向室外单元发送 1.25 G 光信号。室外单元 1.25 G 光收发器接收光信号,完成光电转换,通过高速串行信号接口将高速电信号输入 88E1111,由 88E1111 完成数据串并转换,通过 GMII 接口将并行数据发送到 FPGA 调制解调器,完成数据解帧、调制后,通过中频频单元向空中发送无线射频信号。收方向为发方向的逆向流程。

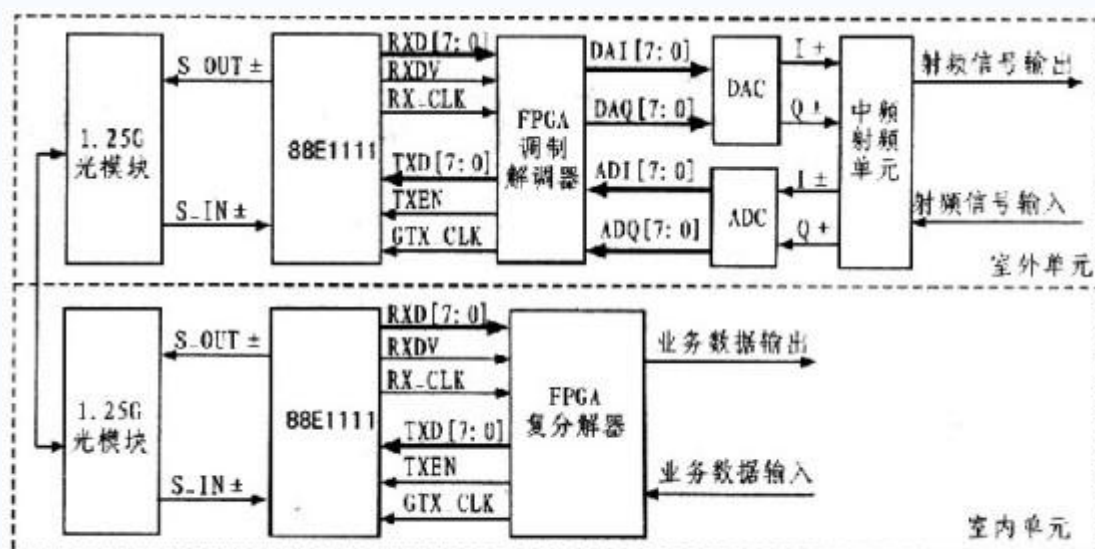


图 1 基带光纤拉远接口方案框图

3 硬件设计

图 2 所示是 1.25G 光收发器 SSFF315I 的电路原理图,其收发引脚 RD_{\pm} 、 TD_{\pm} 分别连接到 88E1111 的高速串行信号接口 S_IN_{\pm} 、 S_OUT_{\pm} 信号。图 3 所示是 88E1111 的电路原理图,其主要引脚连接关系如下:GMII 接口信号(详见表 1 连接到 FPGA;Management 接口信号 MDI0、MDC 连接到微处理器;Config 接口信号按表 2 映射关系连接到 LED 接口;XTALI 引脚输入 125MHz 时钟信号,频率稳定度 $\pm 50\text{ppm}$;RSET 为芯片参考电压输入引脚,通过 5 k Ω 精密电阻连接到地;SEL_FREQ 为时钟输入选择引脚,接低电平时,选择 125MHz 时钟输入。

88E1111 完全按照 IEEE802.3 协议工作。TX_CLK 为发送时钟，TX_EN 为发送使能信号，TX_EN 有效时，在发送时钟 TX_CLK 的上升沿传送数据，TXD[7: 0]至 88E1111，完成发送操作。RX_CLK 为接收时钟，RX_DV 是接收数据使能信号。RX_DV 有效时，在接收时钟 RX_CLK 的上升沿从 88E1111 接收数据 RXD[7: 0]，完成接收操作。

4 设计中应注意的问题

4.1 电气接口匹配

88E1111 的高速串行信号接口为 CML 接口，光收发器的信号接口为 LVPECL 接口。因此接口之间要增加 CML 转 LVPECL 电气接口匹配电路。采用交流耦合接口匹配电路时，发送端在 LVPECL 的 2 个输出信号上各加一个到地的偏置电阻，即图 2 中 R9、R10，电阻值选取范围 142~200Ω。输入端在 LVPECL 的 2 个输入信号之间跨接一个电阻，即 R5，阻值取 100 Ω。

4.2 GMII 接口设计

GMII 接口数据速率达到 125 Mb / s，速率较高，为了避免各个信号在 PCB 板上由于传播时延不同而造成相位误差，布线时，TXD[7: 0]、CTX_CLK、TX_EN 为一组信号，RXD[7: 0]、RX_CLK、RX_DV 为一组信号，两组信号必须严格等长。

4.3 PCB 布线设计

基带光纤拉远接口板上有 LVTTTL、LVPECL、CML 等多种信号。为避免相互干扰，PCB 布线时应注意，在差分线对内，2 条线之间的距离应尽可能短，以保持接收器的共模抑制能力，在 PCB 板上，2 条差分线之间的距离应尽可能保持一致，以避免差分阻抗的不连续性。

5 结束语

基于 88E1111 的基带光纤拉远接口设计方案，在千兆、全双工运行模式下，接口数据传输速率可达 800 Mb / s;在单模光纤传输时，传输距离可达 20 km，完全达到数字微波接力系统的设计要求。本方案已在多个数字微波接力产品中得到应用，具有设计简单、性能稳定的优点。相比传统的方案有以下 2 个创新点：1)传输数据采用符合 IEEE802. 3 协议的数据帧结构，接口标准、可靠;2)采用光纤作为传输介质，避免了系统的室内外单元之间馈线连接的不便，大大降低了系统成本和设备开通的难度。