

ADC 中高精度转换序列发生器的设计

在信号处理过程中，自然界的模拟信号首先要经过 A/D 转换器（ADC）转换成数字信号，送到 DSP 中。文章设计了一种高精度的转换序列发生器，能分别单独处理 8 位数据，并行后能处理 16 位数据。这意味着 ADC 每收到一个启动转换请求，模块可以自动执行多次转换。对于每一次转换，可以通过模拟多路开关选择 16 个可用输入通道中的任何一个。转换结束后，所选通道的转换结果被保存在相应的结果寄存器中。也可以对同一个通道采样多次，允许用户使用“过采样”，其较传统的单次采样转换结果提供了更高的精度。该设计为高精度 DSP 的设计提供了良好的技术基础。

1 引言

在信号处理过程中，自然界的模拟信号首先要经过 A/D 转换器（ADC）转换成数字信号，送到 DSP 中，所得的数字信号结果由 D/A 转换器送出。流水线模数转换器（ADC）是一种常用模数转换结构，其转换速率较高，消耗的芯片面积和功耗却较低，常嵌入在 DSP 中，用于无线通信、CCD 图像数据处理、超声监测等高速应用领域。本文设计了一种高精度的转换序列发生器，能分别单独处理 8 位数据，并行后能处理 16 位数据。将此转换序列发生器用于一款高性能 DSP 中，提高了 DSP 的精度。

2 ADC 的结构分析

此 ADC 模块共有 16 个通道，可配置为两个独立的 8 通道模块，以便为事件管理器 A 和 B（EVA 和 EVB）服务。这两个独立的 8 通道模块也可以级联组成一个 16 通道模块来使用。虽然有多个输入通道和两个序列发生器，但是在 ADC 模块中仅有一个转换器。图 1 为 DSP 中 ADC 模块的框图。ADC 模块的功能主要有：

- (1) 内建两个采样保持电路（S/H）的 12 位 ADC 核心；
- (2) 6 个输入通道，多路选择输入；
- (3) 自动序列化能力，在一次转换任务中，能提供多达 16 个自动转换，并且每个转换可以通过编程选择 16 个输入通道中的任何一个；
- (4) 序列发生器可以配置成两个独立的 8 状态序列发生器或一个 16 状态序列发生器（即两个 8 状态序列发生器级联）；
- (5) 16 个结果寄存器（可独立寻址）用来保存转换结果；
- (6) 灵活的中断控制机制，允许中断请求出现在每一个或每隔一个转换序列结束（EOS）时；

(7) 序列发生器可以工作在“启动/停止”模式，允许多个“时间序列”触发以使转换同步；

(8) 采样保持电路的采集时间可以单独预分频控制。

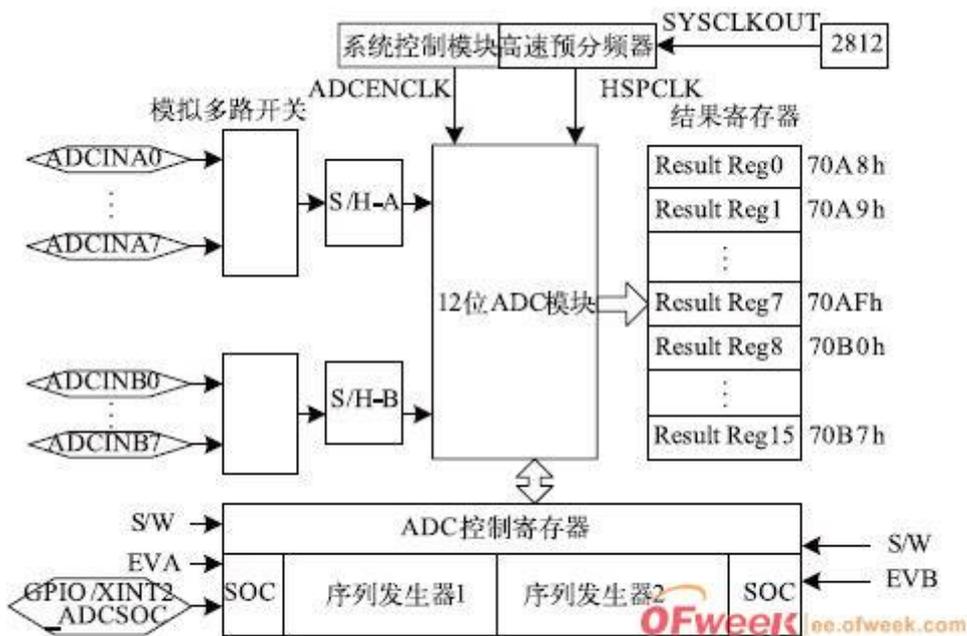


图1 DSP中ADC模块框图 **电子工程网**

两个 8 通道模块具有自动序列化一系列转换的能力。通过模拟多通道选择器，每个模块都可以选择可用的 8 个通道中的任何一个通道。在级联模式下，自动序列发生器可以作为一个单一的 16 通道序列发生器来使用。在每个序列发生器上，一旦转换结束，已选择通道的转换结果就被保存在各个通道相应的结果寄存器（ADCRESULT）中。自动序列化的功能允许系统对同一个通道转换多次，允许用户使用过采样算法。相比传统的单次采样转换，这将提高转换结果的精度。

3 自动转换序列发生器的设计

ADC 的序列发生器由两个独立的 8 状态序列发生器（SEQ1 和 SEQ2）组成，它们可以级联组成一个 16 状态的序列发生器（SEQ）。“状态”一词表示序列发生器完成的自动转换数。单序列（16 状态，级联）和双序列模式（8 状态，分立）分别如图 2 和图 3 所示。

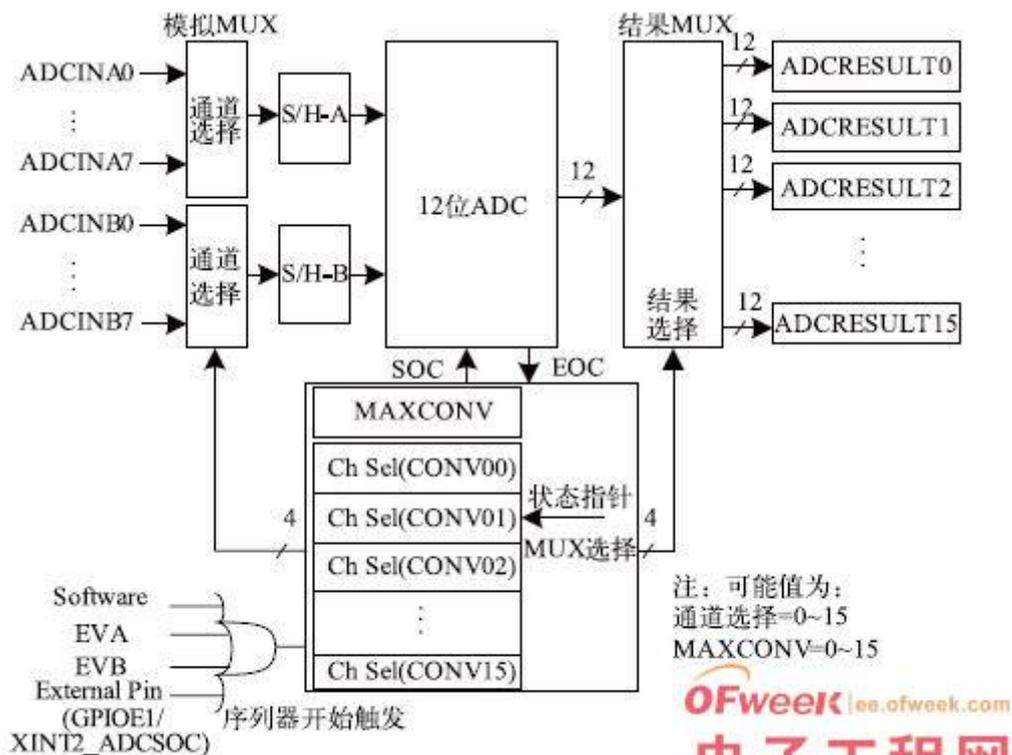


图2 级联模式下ADC自动序列化框图

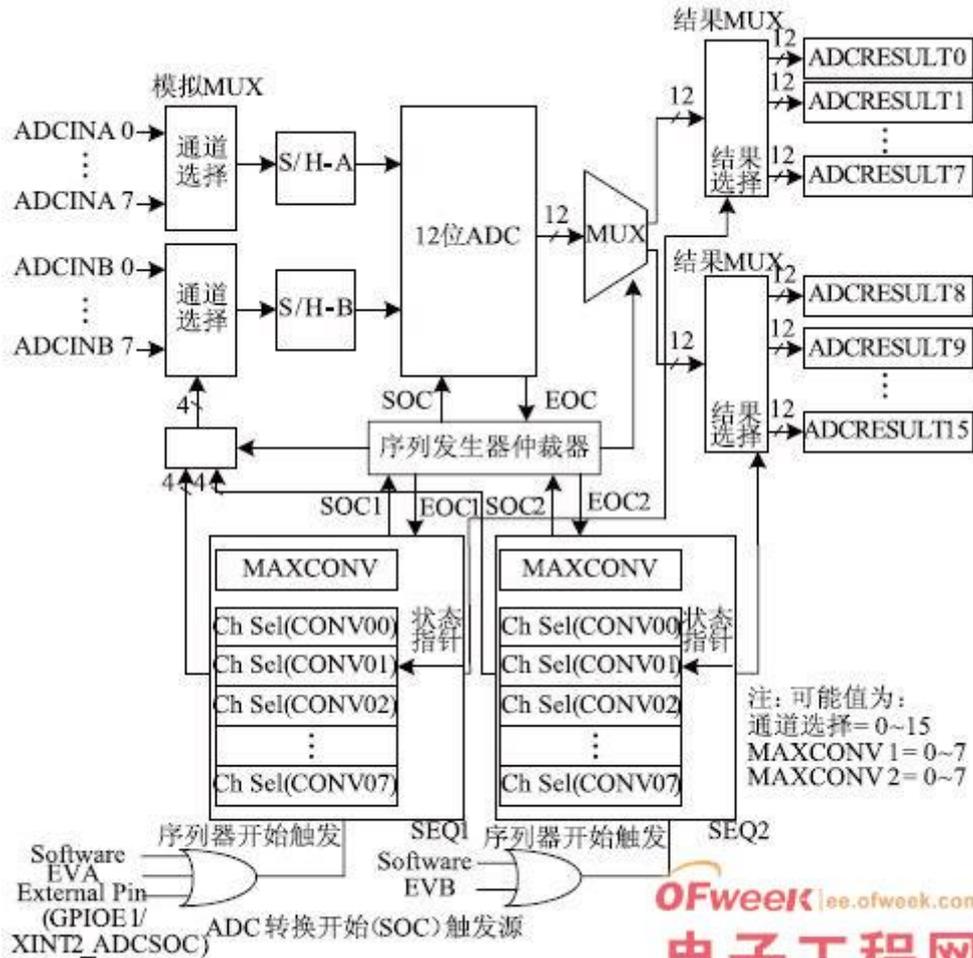


图3 双序列模式下ADC自动序列化框图

在以上两种工作模式下，ADC 都可以对一系列的转换进行自动排序。这意味着 ADC 每收到一个启动转换请求，模块可以自动执行多次转换。对于每一次转换，可以通过模拟多路开关选择 16 个可用输入通道中的任何一个。转换结束后，所选通道的转换结果被保存在相应的结果寄存器（ADCRESULT）中（如第一个转换结果保存在 ADCRESULT0 中，第二个转换结果保存在 ADCRESULT1 中等）。也可以对同一个通道采样多次，允许用户使用“过采样”，其较传统的单次采样转换结果提供了更高的精度。

在双序列发生器模式下，进行序列采样时，来自“非当前”序列发生器的启动转换（SOC）请求将在当前激活的序列发生器的序列初始化完成后自动执行。例如当一个来自 SEQ1 的 SOC 请求到来时，ADC 正忙于应付 SEQ2，则 ADC 将在完成 SEQ2 请求的工作后立即启动 SEQ1。如果 SEQ1 和 SEQ2 同时发出 SOC 请求，则 SEQ1 的 SOC 请求具有高的优先级。

例如当 ADC 正忙于应付 SEQ1，在这个过程中又产生了来自 SEQ1 和 SEQ2 的 SOC 请求，则当完成 SEQ1 的当前转换序列后，来自 SEQ1 的 SOC 请求将被立即执行，SEQ2 的 SOC 请求将保持待决。

DSP 中仅有一个 ADC, 在双序列模式下 ADC 由两个序列发生器共享。序列发生器工作在双 8 状态和 16 状态模式时基本相同, 它们的细微差别如表 1 所示。

表1 单一模式和级联模式的比较

特征	单个 8 状态 序列发生器#1 (SEQ1)	单个 8 状态 序列发生器#2 (SEQ2)	级联 16 状态 序列发生器 (SEQ1)
启动转换 触发源	EVA, 软件, 外部引脚	EVB, 软件	EVA, EVB, 软件, 外部 引脚
最大自动 转换个数	8	8	16
在每个序列 结束时自动 停止	是	是	是
仲裁优先级	高	低	不适用
ADC 转换 结果寄存器 分配	0~7	8~15	0~15
ADC 位域 的分配	CONV00~07	CONV08~15	CONV00~15

每次序列转换所选择的模拟输入通道是由 ADC 输入通道选择序列控制寄存器 (ADCCHSELSEQ_n) 中的 CONV_{nn} 位域来定义的。CONV_{nn} 有 4 位长度, 可用来指定 16 个通道中的任何一个进行转换。当使用级联方式的序列发生器时, 最大可以实现 16 次转换, 因此有 16 个这样的 4 位域 (CONV00~15) 可用, 它们分布于 4 个 16 位寄存器 (ADCCHSELSEQ1~ADCCHSEL SEQ4)。CONV_{nn} 的值可以为 0~15 中的任何值。模拟通道可以设定为任何想要的顺序, 且同一个通道可以选择多次。

ADC 还能工作于并发采样模式或序列采样模式。对于每个转换 (或并发采样模式下的一对转换), 当前 CONV_{nn} 位域定义了将被采样和转换的引脚 (或一对引脚)。在序列采样模式下, CONV_{nn} 的 4 位全部用来定义输入引脚, 其中最高位 MSB 定义了与输入引脚相连接的采样-保持缓冲器, 低三位定义了偏移量。例如, 如果 CONV_{nn} 的值为 0101b, 则选择的输入引脚为 ADCINA5。如果 CONV_{nn} 的值为 1101b, 则选择的输入引脚为 ADCINB5。在并发采样模式下, CONV_{nn} 寄存器的最高位 MSB 被舍弃, 采样-保持缓冲器采样由 CONV_{nn} 寄存器的第三位所定义的偏移量的输入引脚。例如, 如果 CONV_{nn} 寄存器的值为 0110b, 则采样保持器 A (S/H-A) 对 ADCINA6 进行采样, 采样保持器 B (S/H-B) 对 ADCINB6 进行采样。如果 CONV_{nn} 寄存器的值为 1001b, 采样保持器 A (S/H-A) 对 ADCINA1 进行采样, 采样保持器 B (S/H-B) 对 ADCINB1 进行采样, 且采样保持器 A (S/H-A) 中的电压值首先被转换, 然后转换采样保持器 B (S/H-B) 中的电压值。采样保持器 A (S/H-A) 的

转换结果存放在当前 ADCRESULTn 寄存器 (SEQ1 的 ADCRESULT0, 假定序列发生器已经复位) 中, 采样保持器 B(S/H-B) 的转换结果存放在下一个 ADCRESULTn (SEQ1 的 ADCRESULT1, 假定序列发生器已经复位) 中, 然后结果寄存器指针加 2 (指向 SEQ1 的 ADCRESULT2, 假定序列发生器初始时已经复位)。

图 4 显示了序列采样模式下 (Sequential Sampling Mode) 的时序。在本例中, ACQ_PS[3:0]

位被置为 0001b。其中 ADC 通道地址存储在 [CONVn n] 的 4 位寄存器中; CONV00 ~ 07 用于 SEQ1, CONV08 ~ 15 用于 SEQ2。C1 表示结果寄存器更新时间。S 表示采集窗口。

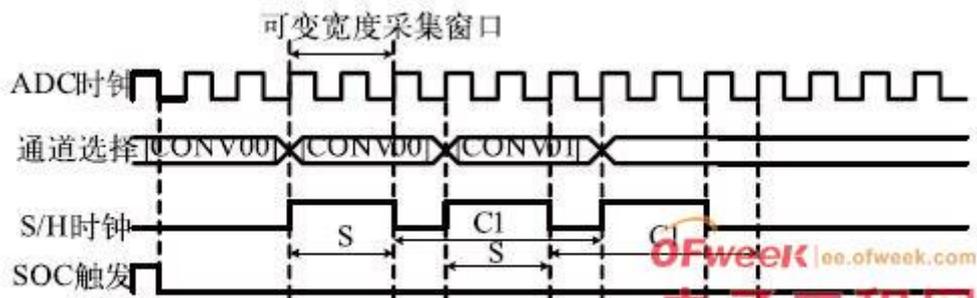


图4 序列采样模式下的时序 (SMODE=0)

图 5 显示了并发采样模式下 (Simultaneous Sampling Mode) 的时序。在本例中, ACQ_PS[3:0]

位被置为 0001b。ADC 通道地址存储在 [CONVnn] 的 4 位寄存器中; CONV00 意味着 A0/B0 通道, CONV01 意味着 A1/B1 通道。C1 表示 Ax 通道转换结果保存到结果寄存器所需时间; C2 表示 Bx 通道转换结果保存到结果寄存器所需时间。

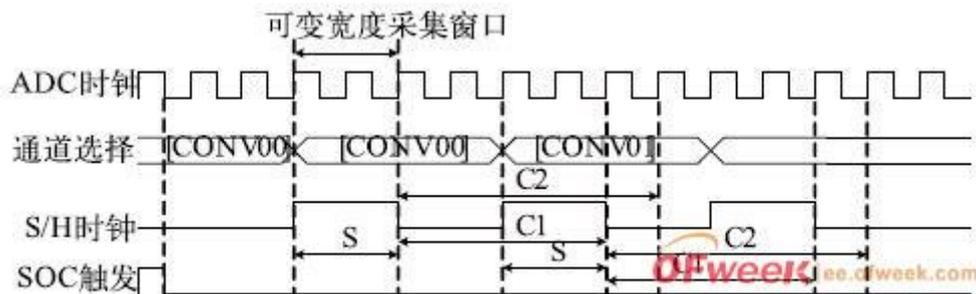


图5 并发采样模式下的时序 (SMODE=1)

4 连续自动序列化模式设计

在这种模式下，SEQ1 / SEQ2 在一次序列化过程中能够最多对任意通道进行 8 次转换（级联序列发生器为 16 次）。每次的转换结果按照地址从低到高的顺序保存在 8 个结果寄存器（SEQ1 为 ADCRESULT0~ADCRESULT7，SEQ2 为 ADCRESULT8~ADCRESULT15）的一个中。

一个序列的转换次数由 MAXCONVn（MAXCONV 寄存器中的一个 3 位域或 4 位域）控制，该值在启动一个序列化转换时，自动装载到自动序列状态寄存器（ADCASEQSR）的序列计数器状态位（SEQCNTR[3:0]）中。MAXCONVn 位域的值在 0~7 之间（级联序列发生器为 0~15）。当序列发生器从状态 CONV00 开始并顺序地进行转换（CONV01, CONV02 等）时，SEQCNTRn 位域的值从装载的值开始进行减法计数，直到 SEQCNTRn 为 0。一次序列化过程中，完成的转换次数等于（MAXCONVn+1）。

一旦序列发生器收到启动转换（SOC）触发信号，转换立即开始。SOC 信号触发装入 SEQCNTRn 位，转换按照 CHSELSEQn 寄存器中设定的那些通道顺序进行。每次转换结束后，SEQCNTRn 位自动减 1。一旦 SEQCNTRn 的值为 0，将出现以下两种情况，这取决于 ADCTRL1 寄存器中连续运行位（CONTRUN）的状态：

(1) 如果 CONTRUN 置位（为 1），则转换序列将自动重新开始（即 SEQCNTRn 再次装入 MAXCONV1 的初始化值，SEQ1 的状态置为 CONV00）。在这种情况下，为了避免数据被覆盖，用户必须确保在下次转换序列开始之前读取结果寄存器的值。ADC 模块中的仲裁逻辑保证了竞争（ADC 模块正试图向结果寄存器写入数据而用户却试图从结果寄存器读取数据）出现时，结果寄存器不会被破坏。

(2) 如果 CONTRUN 为 0，则序列发生器保持在最后的状态（本例中为 CONV06），SEQCNTRn 继续保持 0 值。为了在下一个 SOC 重复此序列，则在下一个 SOC 信号到来之前，必须用 RSTSEQn 复位序列发生器。

如果在每次 SEQCNTRn 到 0 时，都置位中断标志位（INTENASEQn = 1, INTMODSEQ1 = 0），在中断服务程序中，（如果需要）用户可以手动复位序列发生器（使用 ADCTRL2 寄存器的 RSTSEQn 位）。这将使 SEQn 状态复位为初始值（SEQ1 为 CONV00, SEQ2 为 CONV08）。这个特点在序列发生器的启动/停止操作中很有用。

4.1 序列发生器启动/停止模式

除了连续自动序列化模式外，任何序列发生器（SEQ1、SEQ2 或 SEQ）都可以在启动/停止模式，它和在时间上分离的多个 SOC 触发信号同步。

此方式和前例基本相同，但是序列发生器在完成一个转换序列后，序列发生器不必复位到初始状态 CONV00 就可以被重新触发，即序列发生器在中断服务子程序中不需要复位。因此，一个转换序列结束时，序列发生器将停留在当前转换状态。对于这种模式，ADCTRL1 寄存器的连续运行位（CONTRUN）必须置 0，即被禁用。

4.2 输入触发描述

每一个序列发生器都有一套能被使能/禁止的输入触发信号。SEQ1、SEQ2 和级联 SEQ 的有效输入触发信号如表 2 所示。

表2 序列发生器有效输入触发信号

SEQ1 (序列发生器 1)	SEQ2 (序列发生器 2)	SEQ (级联序列发生器)
软件触发 (软件置位 SOC)	软件触发 (软件置位 SOC)	软件触发 (软件置位 SOC)
事件管理器 A (EVA SOC)	事件管理器 B (EVB SOC)	事件管理器 A (EVA SOC)
外部 SOC 引脚 (ADC SOC)		事件管理器 B (EVB SOC) 外部 SOC 引脚 (ADC SOC)

在设计时应注意：（1）只要一个序列发生器处于空闲状态，则一个 SOC 触发就能启动一个自动转换序列。空闲状态是指在接收到一个触发之前序列发生器指向 CONV00 或序列发生器已经完成一个转换序列，即 SEQ CNTRn 已经为 0。（2）当转换序列正在进行时，如果发生了一个 SOC 触发，则在 ADCTRL2 寄存器中的 SOC SEQn 位置位（该位在前一转换序列开始时已经被清 0）。如果还有一个 SOC 触发发生，则它会被丢失（即当 SOC SEQn 位已经被置位时，随后的触发将被忽略）。（3）一旦触发，序列发生器将不能停止或暂停。程序必须等到一个序列结束（EOS）或对序列发生器进行复位，才能使序列发生器返回到空闲状态（SEQ1 和级联方式为 CONV00, SEQ2 为 CONV08）。（4）当 SEQ1/2 工作在级联方式，进入到 SEQ2 的触发源被忽略，而到 SEQ1 的触发源有效。因此，级联模式可以视为 SEQ1 具有最多 16 个状态而不是 8 个。

4.3 序列转换过程中的中断操作

序列发生器可以在三种工作方式下产生中断。

这三种方式由 ADCTRL2 中的中断模式使能控制位决定。首先，当第一个序列和第二个序列的采样数目不等时，中断方式 1（每次 EOS 到来时产生中断请求）操作如下：（1）对于转换 I1 和 I2, 序列发生器初始化为 MAX CONVn=1。（2）对于转换 V1、V2 和 V3, 在中断服务程序“a”中，将 MAX CONVn 的值通过软件改为 2。（3）在中断服务程序“b”中将完成如下操作：对于转换 I1 和 I2, MAX CONVn 的值又改为 1, 从 ADC 结果寄存器中读取 I1、I2、V1、V2、V3 的值；复位序列发生器。（4）重复第（2）步和第（3）步。

其次，当第一个序列和第二个序列的采样数目相等时，中断方式 2（每隔一个 EOS 信号产生中断请求）操作如下：（1）对于转换 I1、I2 和 I3（或 V1、V2 和 V3），序列发生器初始化为 MAX CONVn=2。

（2）在中断服务程序“b”和“d”中完成如下操作：从结果寄存器中读取 I1、I2、I3、V1、V2 和 V3 的值，复位序列发生器。（3）重复第（2）步操作。

最后，当第一个序列和第二个序列的采样数目相等（带虚读）时，中断方式 2（每隔一个 EOS 信号产生中断请求）操作如下：

（1）对于转换 I1、I2 和 x，序列发生器初始化为 MAX CONVn=2。

（2）在中断服务子程序“b”和“d”中完成如下操作：从结果寄存器中读取 I1、I2、x、V1、V2 和 V3 的值，复位序列发生器。

（3）重复第（2）步操作。值得注意的是：第 3 个采样（x）是一个假采样，并没有要求采样。然而，为了使中断服务子程序的开销和 CPU 的干预最小，采用了模式 2 的“相间”中断请求功能。以上三种中断操作如图 6 所示。

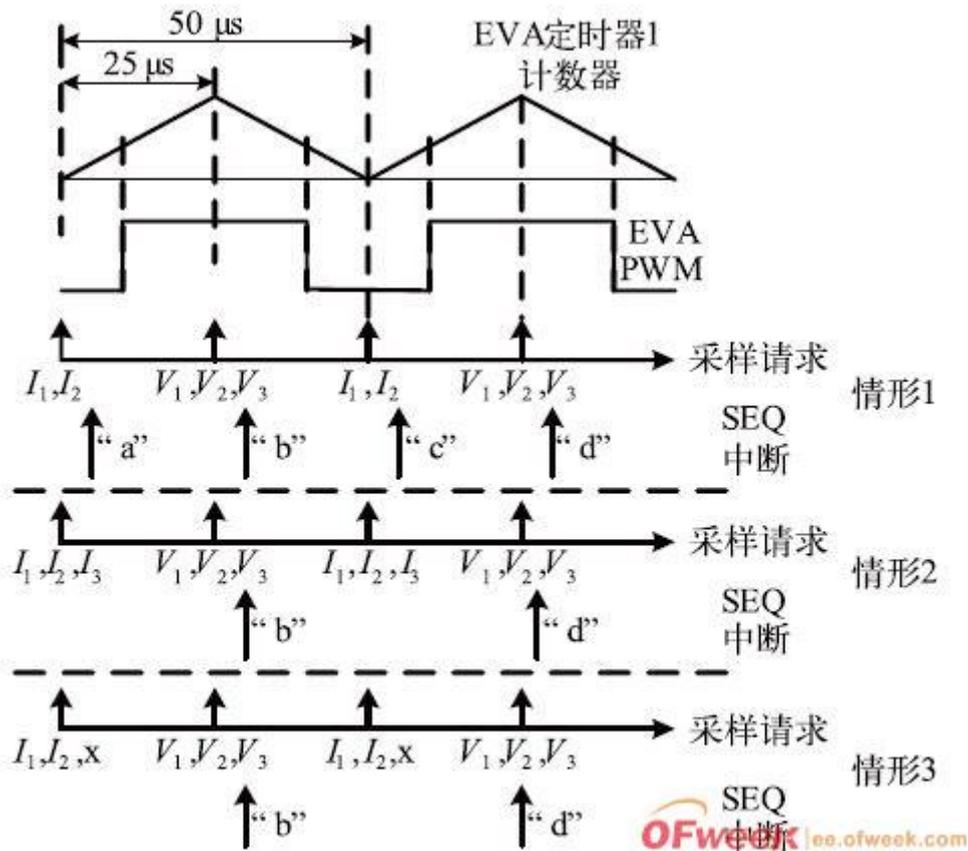


图6 序列转换过程中的中断操作

本文设计了一种高精度的转换序列发生器，能分别单独处理 8 位数据，并行后能处理 16 位数据。这意味着 ADC 每收到一个启动转换请求，模块可以自动执行多次转换。对于每一次转换，可以通过模拟多路开关选择 16 个可用输入通道中的任何一个。转换结束后，所选通道的转换结果被保存在相应的结果寄存器中。也可以对同一个通道采样多次，允许用户使用“过采样”，其较传统的单次采样转换结果提供了更高的精度。