

## 一种滞环恒流 LED 驱动电路的电流采样电路

当今照明领域，LED 凭借其寿命长、功耗低、无污染等优点成为未来发展趋势。然而，要针对不同的应用场合，分别设计一个独特的芯片，目前情况是不可行的。因此，能够使电源与负载相互独立的电源管理芯片被广泛应用。在这些芯片中，无论是电压还是电流控制模式，都会通过检测电感电流进行过流保护。在电流模式中，采样电流还被用作环路控制。

提出的电流采样技术用于一种滞环恒流控制大功率 LED 驱动电路中，除具有环路控制与过流保护的功能外，还具有电压补偿的功能及结构简单的特点。

### 1 采样方式的分析与选择

#### 1.1 现有采样技术

表 1 中列出了现有的几种电流检测技术并列举了其优缺点。文献对其进行了详细介绍。

| 现有技术       | 优点       | 缺点        |
|------------|----------|-----------|
| 串联电阻检测     | 精度高结构简单  | 功耗大需要精确电阻 |
| Mos Ron 检测 | 损耗很小     | 精度低易受工艺影响 |
| SENSFET 检测 | 无损耗精度可调节 | 低带宽匹配问题   |
| 滤波器检测      | 无损耗      | 无法集成      |

表 1 现有采样技术及其特点

#### 1.2 滞环控制原理分析

图 1 是滞环控制电路框图。LED 驱动电流的变化反映在  $R_{sense}$  两端的压差变化上。滞环电流控制模块内设两个电流阈值  $I_{max}$  和  $I_{min}$ ，当电路接上电源时，功率管打开，电源通过  $R_{sense}$ 、负载 LED 向电感 L 充电，驱动电流上升。当电流  $> I_{max}$  时，控制电路输出低电平关闭功率开关管。此时电感通过负载 LED、 $R_{sense}$  和肖特基二极管放电，电流下降。当驱动电流  $< I_{min}$  时，控制电路输出高电平打开功率开关管，重复上一个周期的动作。通过这种方式控制电路将驱动电流限制在  $I_{max}$  与  $I_{min}$  之间周期性变化，使流过 LED 的平均驱动电流值恒定。

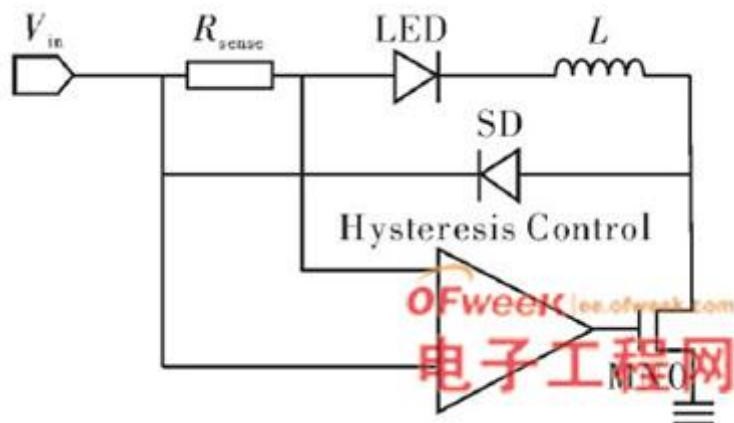


图 1 滞环控制电路框图

可以看到，滞环控制电路使用的是串联电阻采样技术。从表 1 可知，串联电阻技术的功耗很大，同样具有高精度且无损耗的 Sensfet 似乎更胜一筹。不过，Sensfet 技术只能检测功率管打开时的电流变化情况，而无法检测功率管关断期间的电流变化。因此无法在需要始终对电流进行采样检测的滞环控制电路中使用。同时，由于输入电压较高，串联电阻所消耗的功率在整个电路功率中所占比例也降低了。

## 2 电路设计

图 2 是电路采样电路结构图。Rsense 为采样电阻， $R_1=R_2=R$ ；Mp1、Mp2、Mn1、Mn2 组成的电压镜和 Mp9 反馈管组成匹配电流源作为电流检测电路。其中 Mp1 与 Mp2 相互匹配并被偏置在饱和区，Mn1 与 Mn2 是两个相同且非常小的电流源，以保证流过 Mp1 与 Mp2 的电流相等从而使其具有相等的 VSG。

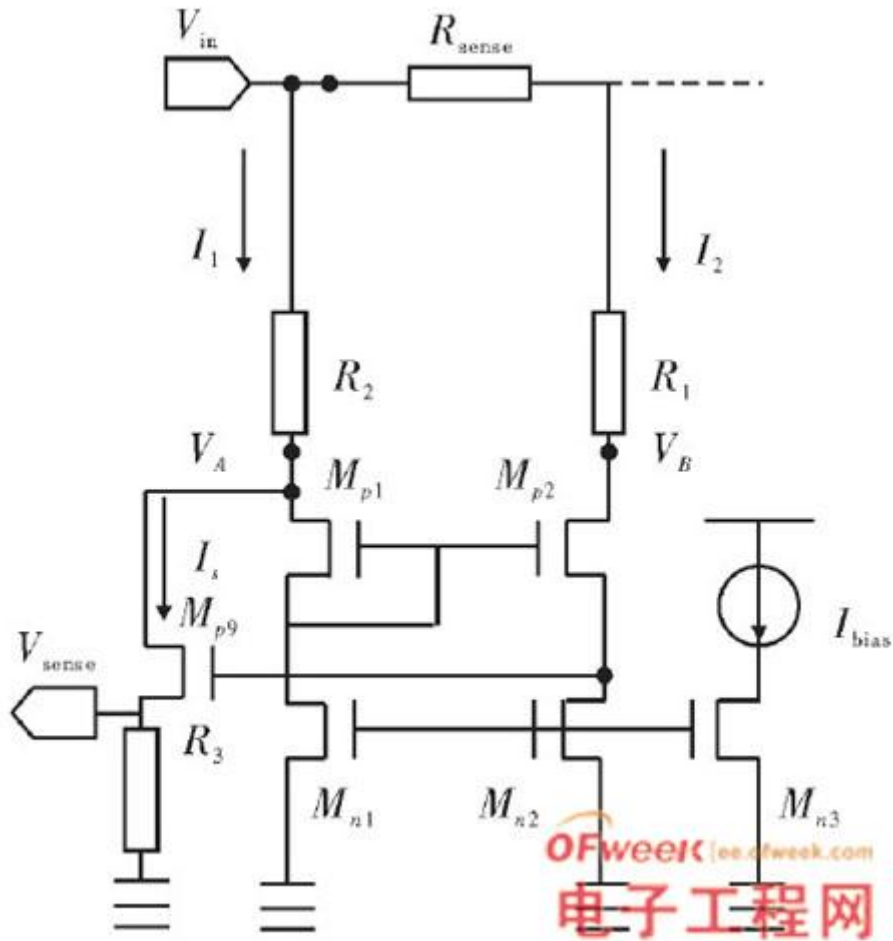


图 2 电路采样电路结构图

由于  $V_{in} > V_{csn}$  导致  $I_1$  与  $I_2$  不相等。采样电流  $I_s$  即为这部分“多余”电流，大小为

$$I_s = I_1 - I_2 = \frac{V_{in}}{R_2} - \frac{V_{csn}}{R_1} \approx \frac{R_{sense} \times I}{R} \quad (1)$$

式 (1) 中，实际流过  $R_{sense}$  的电流为  $I_1 + I_2$ 。因为  $I_2$  的大小低于电感电流的  $10^{-4}$  倍，其影响可以忽略不计。

图 4 为实际电路图。 $V_{in}$  与  $V_{csn}$  为精确采样电阻  $R_{csn}$  两端电压，输入范围  $8 \sim 40$  V;  $V_{cc}$  为芯片内部 5 V 稳定电源。

在实际电路中， $V_A$  对  $V_B$  的匹配度直接影响采样精度。图 3 为简化的小信号模型。

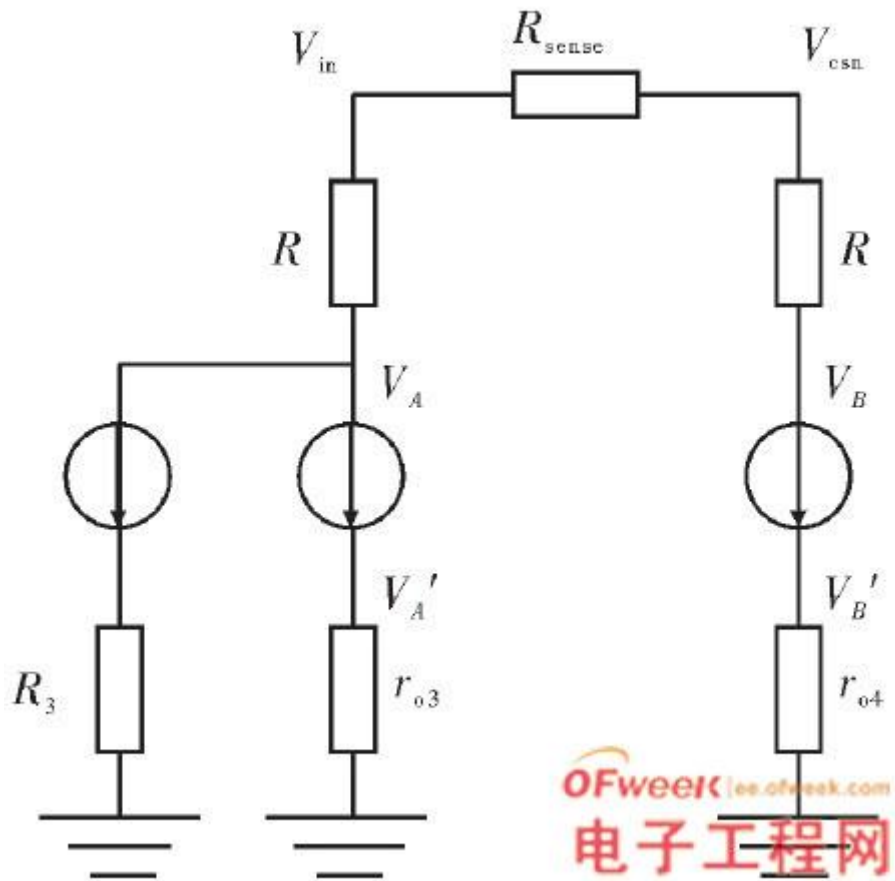


图 3 简化的小信号模型

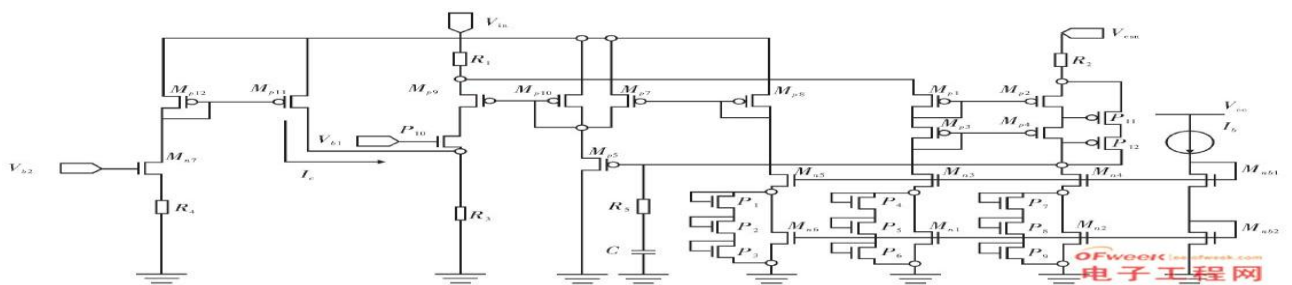


图 4 采样电路的实际电路图(点击查看原图)

应用 KCL 定理，得到

$$V_A : g_{m1} (V_A - V_A') = \frac{V_A'}{r_{o3}} \quad (3)$$

$$V_B : g_{m2} (V_B - V_A') = \frac{V_B'}{r_{o4}} \quad (4)$$

$$V_{in} : \frac{R_{sense} \times I_L}{R} - \frac{V_A - V_B}{R} = \frac{V_A'}{r_{o3}} + g_{m5} (V_A - V_B') - g_{m2} (V_B - V_A') \quad (5)$$

其中,  $r_{o4}$ 、 $r_{o3}$  为  $V_B'$ 、 $V_A'$  处的等效输出电阻。设  $g_{m1}r_{o3}=g_{m2}r_{o4}=A_V$ , 且  $Mp5$  为电流镜, 增益约为 1, 综合式 (3) 到式 (5) :

$$V_A = \frac{g_{m1} + A_V + g_{m2}A_V + A_V + \frac{1 + A_V}{R}}{1 + \left( g_{m1} + A_V + g_{m2}A_V + A_V + \frac{1 + A_V}{R} \right)} V_B + \sigma \quad (6)$$

$\delta$  是一个分子为的微小值。由式 (6) 可以看出, 当  $g_{m1}r_{o2}$  或  $g_{m2}$  越大,  $V_A$  与  $V_B$  的匹配度越高, 电流采样越精确。值得注意的是, 式中出现  $g_{m1}r_{o3}$  的平方项, 这意味着可以用较小的增益达到高精度。但是, 耐压 5 V 的低压管无法在高输入电压下正常工作, 电路中必须使用大量耐压 40 V 的高压管。然而高压管的增益与等效输出电阻很低, 无法满足电流采样电路的精度要求。

为使低压管能在高压输入中也正常工作, 电压镜采用了高低压器件混用的共源共栅结构。Mp1、Mp2、Mn1 和 Mn2 为低压管; Mp3、Mp4、Mn3 和 Mn4 为高压管。一方面, 高压管作为共源共栅器件增大了输出电阻; 另一方面, 它承受了大部分压降, 以保护低压管不被击穿。不过, 共源共栅结构带来另一个问题。串联电阻  $R2$  令 Mp2 和 Mp4 之间的次极点更靠近原点, 使系统变得不稳定。为消除该极点带来的影响, 在共源共栅结构的输出端加入补偿电阻  $R5$  和电容  $C$ , 引入一个零点并使主极点更低。

$$\omega_{p1} = \frac{1}{(R_S + R_{out}) \times C}$$

$$\omega_{p2} = \frac{1}{(C_{dbp2} + C_{sbp4}) \times g_{Mp2} r_{op2} R_2}$$

$$\omega_z = \frac{1}{R_S \times C} = \omega_{p2}$$

其中,  $R_{out} = g_{Mp4} r_{op4} g_{Mp2} r_{op2} R_2 \parallel g_{mn4} r_{on4} r_{on2}$

OFweek  
电子工程网

高压管 Mp5~Mp10 为匹配电流源的输出级, 主要起隔离缓冲的作用, 电流镜结构避免了增加新的极点。分流结构 Mp7、Mp8 将 Mp5 始终偏置在饱和区, 从而允许流过 Mp9 与 Mp10 的电流最低降至 0 A, 使电路在空载时可以输出地电压, 为芯片的进一步设计提供了方便。

P1~P12 为保护管, 防止低压管因漏源或栅源电压过高而被击穿。

高压管 Mp11、Mp12、Mn7 与 R4 构成了电压补偿电路。在前述的工作原理中, 电路通过将电流限制在阈值  $I_{max}$  和  $I_{min}$  间周期变化达到恒流控制的目的。其中电源向电感的充、放电过程中, 充电速率与输入电压成正比, 放电速率和芯片的延迟则与输入电压无关。这一差异导致了在输入电压变化时, 电流会因在固定的延迟时间中具有不同的上升斜率和相同的下降斜率, 使实际电流峰值  $I'_{max}$  升高, 影响平均电流值。该补偿电路通过将输入电压成正比的电压  $V_{b2}$  转换为与输入电压成正比的电流  $I_c$ , 使流过 R3 的采样电流  $I_{sense}$  对输入电压具有正相关性, 从而在输入电压升高时令电流阈值  $I_{max}$ 、 $I_{min}$  降低, 抵消因电流上升斜率提高对平均电流带来的影响。

### 3 仿真结果

为验证文中提出的电流采样电路的功能, 结合滞环控制电路及外部负载在 Cadence 中进行了仿真。图 5 为输入电压 20 V 时采样电流、电压与负载电流的关系。由图可见, 采样电流与采样电压随负载电流同相周期性变化, 周期约为 1.2  $\mu$  s。

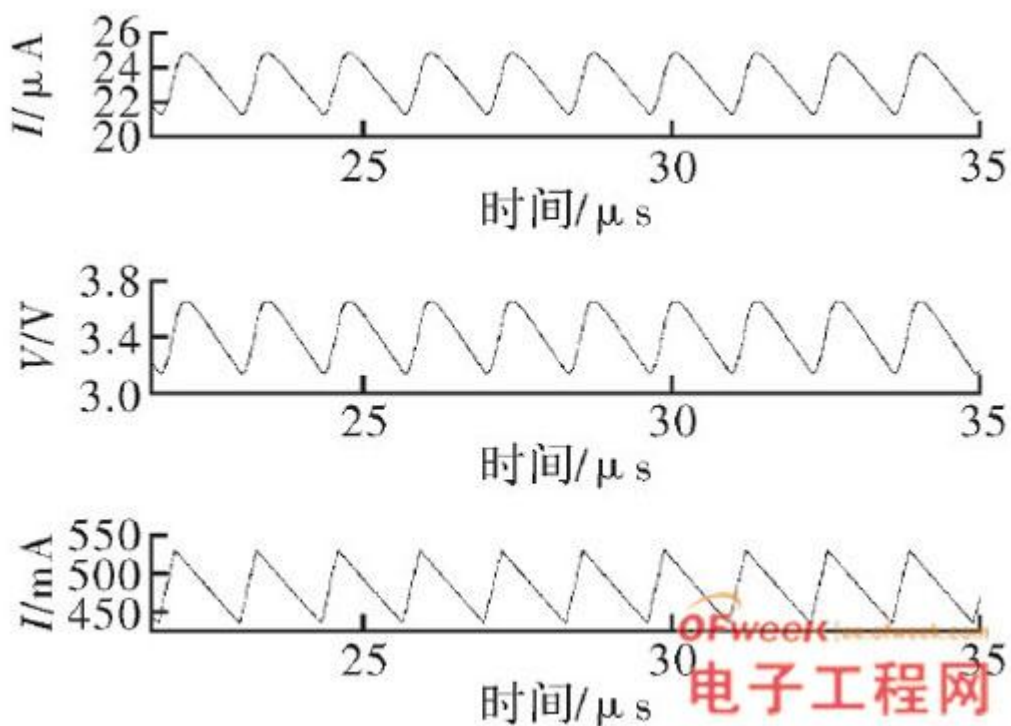


图 5 采样电流、电压与负载电流的关系

经过测试，当负载电流从 0.4 A 变化至 1 A 时，电路采样精度最低为 99.78%，理想的工作电流为 0.6~0.8 A，精度高达 99.96%。

表 2 为不同输入电压下负载电流的峰-峰值。由表中数据计算，在输入电压由 15V 变化至 35V 的过程中，负载电流的最大误差仅为 0.81%。

| 输入电压/V | 电流最大值/mA | 电流最小值/mA | 平均负载电流/mA |
|--------|----------|----------|-----------|
| 15     | 766.46   | 677.21   | 721.84    |
| 20     | 773.64   | 675.66   | 721.65    |
| 30     | 788.24   | 666.29   | 727.27    |
| 35     | 795.61   | 659.86   | 727.74    |

表 2 输入电压与平均负载电流

图 6 为外接电流源在 0~1.2 A 之间跳变时采样电路输出电压的波形。图中输出电压范围为 0~5 V，为整颗芯片设计过流保护、开路保护等其他电路提供了方便。

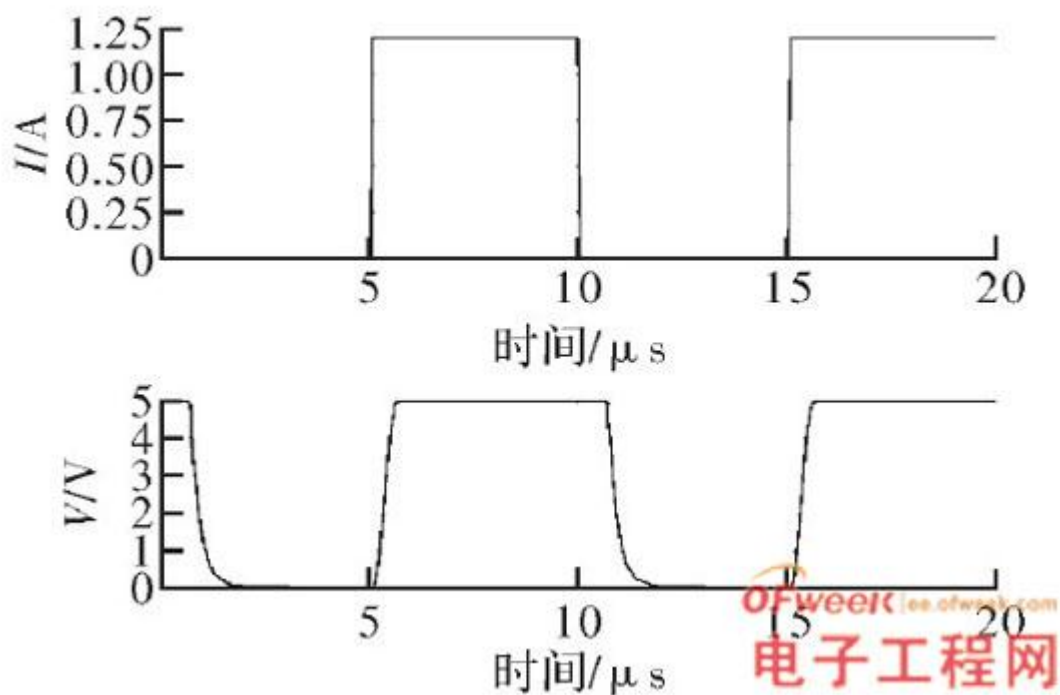


图6 输出电压与负载电流波形图

#### 4 结束语

设计了一款适用于滞环控制结构的电流采样电路。使用匹配电流源技术以很少的器件数量和简单的结构，实现了耐高压高精度的目的。端到端的输出电压范围，则使整颗芯片中其他电路的简化成为可能。电路中使用的电压补偿技术，使负载电流与输入电压的相关性大大降低。