

调制与侦测器技术突破，硅光子芯片互连应用指日可待

作者：吴仲伦/程志贤/古凯宁/曾治国/李明昌/林恭如

高速光通信在过去 30 几年来的发展下，已经成为有线高速信息传输的标准。在 2000 年受到美国经济泡沫化及网络市场对带宽需求不如预期的影响下，光通信产业与客户端的拓展曾经沉寂一段时间。过去除政府单位或具大型网络建置的企业外，一般终端使用者直接享受高比特率传输的机会并不高。虽然目前高速光通信应用的领域仍以远距离的骨干网络服务为主，但根据目前主流产学论坛的评估，个人客户端传输比特率将在 2015 年与 2023 年分别提升至 1Gbit/s 与 10Gbit/s。

由于近几年数字服务与数字内容等宽带数据传输市场逐渐成熟，利用光做为载波基础的各类新颖数字格式信号传输技术又开始被广泛探讨。特别的是，许多研究重点已从远距的光纤网络转至点对点(又称光链接)中距离的光纤到户(FTTx)、数据中心(Data Center)服务器的数据传输，乃至近距离高速运算服务器内部模块的信号传输，甚至于进入消费型电子产品，包括计算机、高画质电视及三维(3D)图像处理等宽带产品，以及室内有线影音传输系统，亦为光通信技术的研究范畴。

比较著名的例子是在 2011 年由索尼(Sony)所开发的 VAI0-Z 高阶笔记本电脑，已经搭载英特尔(Intel)的 Thunderbolt(原名 Lightpeak)技术，其传输带宽最高可达 10Gbit/s，而苹果(Apple)也已在开发相关的技术。另一方面，业界正致力结合硅基集成电路(IC)的成熟技术优势，从而开发硅基光电整合集成电路中之光互连传输。由于金属导线的传输带宽会受到本身组件特性而受限，利用光通信则能有效突破金属导线在高速传输时损耗导致的带宽距离乘积限制。为整合光通信与现有集成电路，以硅为基底的各式功能性光电组件成为目前方兴未艾的热门研究领域。然而，利用光连结做高速中短距离数据传输，成本仍是一项重要考虑。

降低三五族芯片/封装成本 高速硅光电组件炙手可热

传统光通信模块是将三五族半导体芯片、高速电路硅芯片、被动光学组件及光纤封装而成，其中成本主要来自三五族半导体芯片及系统封装。虽然其传输速度可达 40Gbit/s 以上，但比起用电缆传输而言，价格却相对昂贵许多，因此近几年来，高速硅光电(Silicon Photonic)组件变成一项相当热门的研究题材(图 1)，主要研究动机是想藉由芯片量产技术降低芯片生产成本、提升良率，另一方面，经由缩小硅光电、光学组件的尺寸，进一步和后端电路整合在一起，降低封装成本。

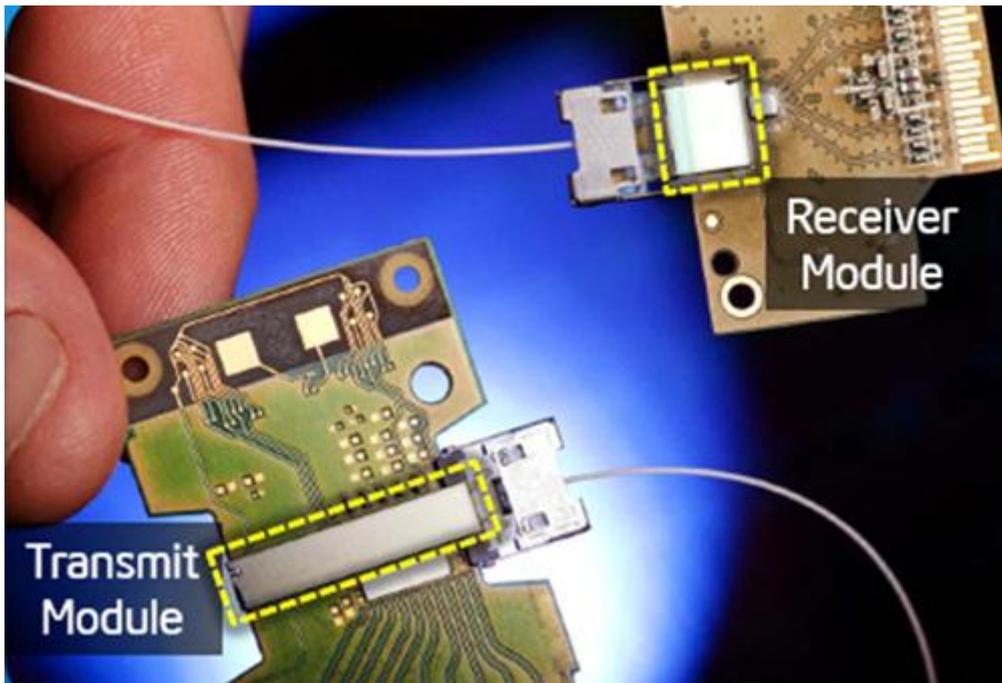


图 3 硅光电传收芯片 图片来源: Intel

此外，为倡议在芯片内部传输比特率的提升，IBM 也提出光子芯片光互连系统，但由于硅元素本身材料特性，导致开发光源时会有较低的发光效率，虽然已有学术文章致力探讨硅奈米结构量子局限效应，而有四个数量级提升的发光效率，但目前而言，距离成为具商业化阶段的产品仍有相当的努力空间。因此，在硅光子领域的光源开发有一部分是利用三五族半导体激光二极管直接整合硅光电组件进而形成混成激光(Hybrid Laser)的技术。

混成激光技术剖析

此种技术早在 2006 年，英特尔和加州大学圣塔芭芭拉分校(UC Santa Barbara)就已开始研究。他们利用将砷化铝镓铟(AlGaInAs)做成量子井(Quantum Well)，激光接合硅波导，形成发光波长在 1,770 奈米(nm)及发光功率在 1.8 毫瓦(mW)的混成激光，但是发光效率只有 12.7%。因此，他们在 2007 年进一步设计将其结构设计成环形式激光(Racetrack Laser)，将发光波长蓝移至 1,590 奈米、提升发光功率为 29 毫瓦，并将其发光效率增至 17%。2008 年该团队将该技术做成锁模激光(Mode-locking Laser)，分别将其重复频率及脉冲宽度提升为 30GHz 及 7 微微秒(ps)以及中心波长为 1,588.75 奈米。

另一方面，他们在来年开发微型环激光(Micro-ring Laser)做光信号传输，使其最大信号输出功率-50dBm，并且造成消光比(Extinction Ratio)及线宽分别超过 40dB 及 0.045 奈米。并且在 2010 年由英特尔宣布内建混成硅晶激光的实验性芯片之产品原型。经由硅积体光学多任务器及解多任务器，其传输带宽可达 50Gbit/s，更高的传输带宽可藉由更多的波长通道(Wavelength Channel)达成。但英特尔仍持续进行光源开发，并于 2011 年成功开发回馈型混成激光(DFB Hybrid Laser)，有效造成侧模抑制(Side Mode Suppression Ratio, SMSR)为

40dB，并且产生发光波长在 1,590 奈米及发光功率在 1.3 毫瓦单频半导体激光 (DFB 激光)。

2013 年 1 月，英特尔和 Facebook 提出合作计划，将共同开发新一代数据中心架构，在此架构中，运算器、内存、数据储存媒体及传输接口皆可独立更新，并利用英特尔已开发的硅光电技术用于各个硬件之间的数据传输，信道速度达 100Gbit/s。

多核 CPU 内联机应用

硅光电技术于光连结最高极致的应用是在多核心中央处理器 (CPU) 芯片的内联机系统。一般来说，如果单一信道数据传输量达到 10Gbit/s 以上，金属导线的信号传输质量就会严重下降，其主要的原因为高频信号随着传输距离急速衰减、高频信号的电磁干扰以及信号的损耗使芯片的温度增高。

利用光连结取代电连结可有效解决高速芯片传输信息量的限制。随着积体光学技术的发展，光学组件的整合性已不输给电子组件。以硅线波导为例，其高度及宽度约在数百奈米大小左右，可弯曲半径也在 10 微米 (μm) 以内，再加上愈趋成熟的光信号处理技术 (如分光、多任务及光切换等)，许多原先必须仰赖芯片运算的功能也可由光积电路取代。

该领域的研究以 IBM、惠普 (HP) 及甲骨文 (Oracle) 的投入最多。图 4 是 IBM 所提出的硅光子芯片光互连系统，其中光链接层可利用三维 (3D) 垂直整合技术加入至多核心运算层，形成一所谓“超级芯片”架构。IBM 目前已开发标准 90 奈米制程的初步硅光连结层，该光链接层上有被动光纤耦合器、多任务器、解多任务器、高速硅光学调制器、硅锗光侦器、驱动电路及转阻放大器，藉由多波长分工概念，每个硅波导数据传输量可达 25Gbit/s，但如何整合光源、降低组件消耗功率仍是一大挑战。

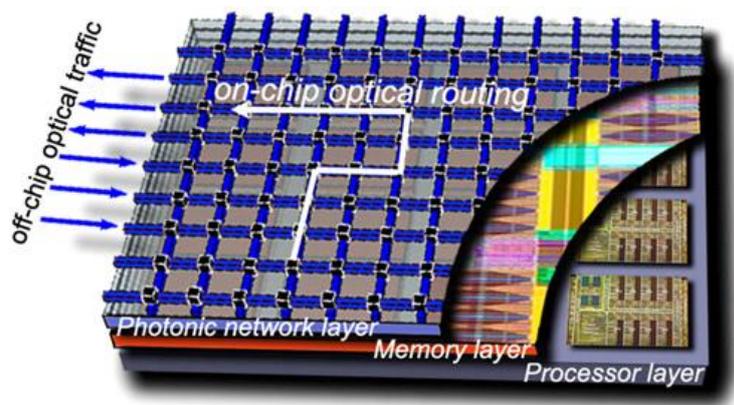


图 4 硅光子芯片内联机系统 图片来源：IBM

调制器带宽达 40GHz 高速通讯/全光计算近了

此外，2004 年，英特尔整合金属氧化半导体电容 (Metal-oxide-semiconductor Capacitor) 与硅基光波导结构，成功制作出硅基全光快速相位调制器 (High-speed Optical Phase Modulator)，并且将该相位调制器用于硅基马赫曾德调制器 (Mach-Zehnder Interferometer) (图 5)，其 3dB 调制带宽可达 1GHz，当时的研究成果发表于国际期刊《Nature》。当顺向偏压施加于组件时，这时在闸极的氧化层 (Gate Oxide) 会出现电荷累积的现象，由于硅材料拥有折射率随载子浓度变化的特性，这些在氧化层与硅基波导接口的电荷浓度会改变硅基光波导的折射率，进一步影响光相位特性。因此，透过该物理特性，将此用于马赫曾德调制器，适当的调整电压大小与波导长度，便可轻易的调整光场相位的变化，即控制输出光场建设性或破坏性的干涉，以达到光信号的调制。

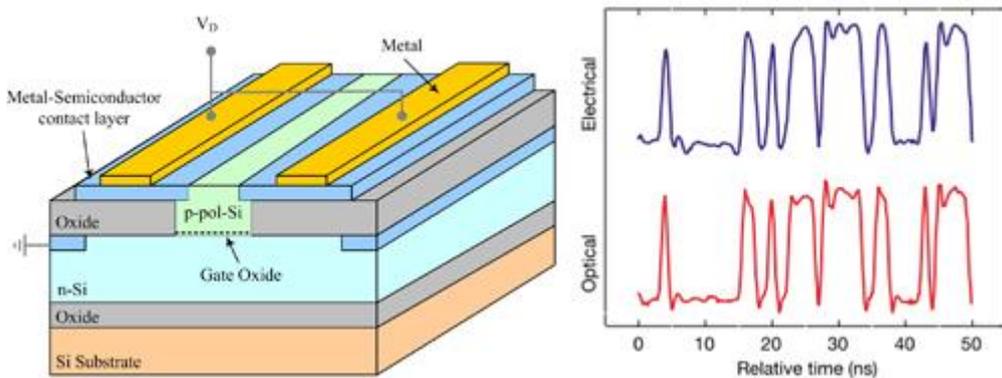


图 5 硅基马赫曾德调制器相位调制器与其传输结果

2005 年英特尔延续之前硅基马赫曾德调制器的工作并且进行优化，不仅缩小组件尺寸，使光波导截面面积由原本的 2.5 微米×2.3 微米，缩小至 1.6 微米×1.55 微米，并且将原先 P 型多晶硅层改用单晶硅取代。此外，英特尔还将参杂浓度提升。缩小组件尺寸有利于光场的集中，因此光场在氧化层的强度较先前的组件来的强，故光场与累积在氧化层的电荷作用力也较强，进而使得相位调制效率获得约两倍的提升。改用单晶硅取代原先的多晶硅的制程，可使组件缺陷较少，让组件损耗降低，由原先的 16dB/cm 下降至 10dB/cm。而高浓度的参杂，增强载子注入的能力，也降低阻抗，配合上组件尺度的缩小，经由实验量测得到的组件阻抗为 6.5Ω，等效电容为 2.4pF，经过计算后该组件的调制带宽约 10GHz，可传送 4?6Gbit/s 数字非归零格式信号 (图 6)。

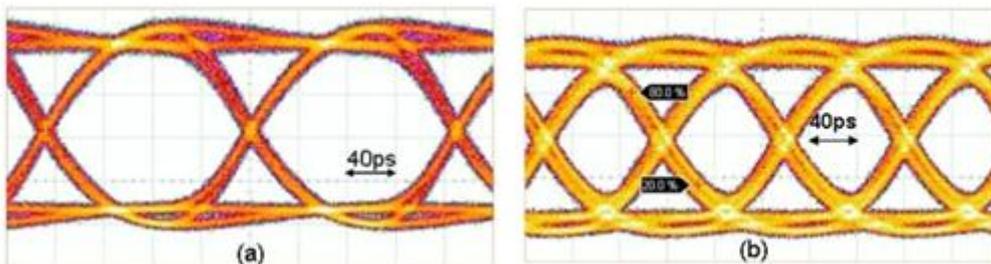


图 6 信号传输之眼图，(a)信号比特率 4Gbit/s。(b)信号比特率 6Gbit/s

由于金属氧化物半导体电容结构其电容特性，大大影响硅基马赫曾德调制器的响应速度(RC Delay)，2007年，英特尔使用PN接面取代金属氧化物半导体电容结构来达到更高速调制速率(图7)。此外，配合行波式电极设计与电路之阻抗匹配，使得组件操作带宽可达40GHz，图7为行波式硅基马赫曾德调制器的频率响应图。最后，这样高速的调制组件为硅光子学领域内的一大突破，并且为实现高速通讯与全光计算之重大迈进。

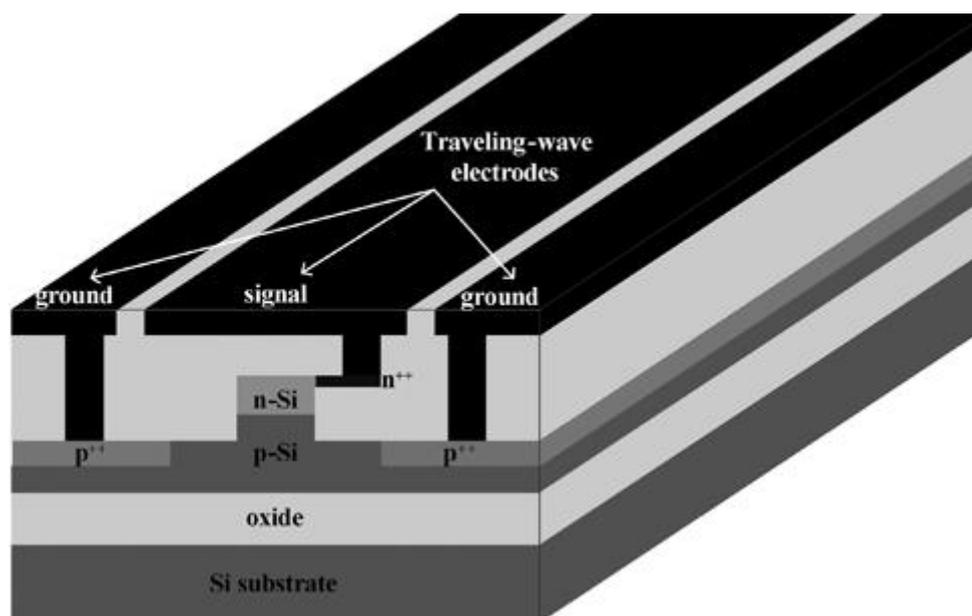


图 7 行波式电极之硅基光调制器组件结构图

从技术角度来看，硅光信号调制器及硅锗光侦器已发展得相当成熟，其操作速度皆可达25Gbit/s以上，唯一的考虑在于如何减少硅光信号调制器的尺寸大小、提高对温度的稳定性，及增加硅锗光侦器的灵敏度等。利用互补式金属氧化物半导体(CMOS)制程或准CMOS制程整合硅光电组件及电路于单芯片也大致验证可行。目前唯一尚未有定论的是如何整合光源及光纤封装方式。然而，此部分的做法与应用领域及产品定位有关，可能是将整个雷射晶粒封装，或是如英特尔所采用三五族半导体晶圆接合后制程方法，光纤封装则取决于通道数目及成本，但整体而言，硅光电组件商业应用已指日可待。

參考資料

1. G.-R. Lin, C.-J. Lin, H.-C. Kuo, "Improving carrier transport and light emission in a silicon-nanocrystal based MOS light-emitting diode on silicon nanopillar array," *Appl. Phys. Lett.*, vol. 91, no. 9, 093122 (2007).
2. A. W. Fang, H. Park, O. Cohen, R. Jones, M. J. Paniccia, and J. E. Bowers, "Electrically pumped hybrid AlGaInAs-silicon evanescent laser," *Opt. Express*, vol. 14, no. 20, pp. 9203-9210 (2006).
3. A. W. Fang, R. Jones, H. Park, O. Cohen, O. Raday, M. J. Paniccia, and J. E. Bowers, "Integrated AlGaInAs-silicon evanescent racetrack laser and photodetector," *Opt. Express*, vol. 15, no. 5, pp. 2315-2322 (2007).
4. A. W. Fang, B. R. Koch, K.-G. Gan, H. Park, R. Jones, O. Cohen, M. J. Paniccia, D. J. Blumenthal, and J. E. Bowers, "A racetrack mode-locked silicon evanescent laser," *Opt. Express*, vol. 16, no. 2, pp. 1393-1398 (2008).
5. D. Liang, M. Fiorentino, T. Okumura, H.-H. Chang, D. T. Spencer, Y.-H. Kuo, A. W. Fang, D. Dai, R. G. Beausoleil, and J. E. Bowers, "Electrically-pumped compact hybrid silicon microring lasers for optical interconnects," *Opt. Express*, vol. 17, no. 22, pp. 20355-20364 (2009).
6. S. Srinivasan, A. W. Fang, D. Liang, J. Peters, B. Kaye, and J. E. Bowers, "Design of phase-shifted hybrid silicon distributed feedback lasers," *Opt. Express*, vol. 19, no. 10, pp. 9255-9261 (2011).
7. Liu, R. Jones, L. Liao, D. Samara-Rubio, D. Rubin, O. Cohen, R. Nicolaescu, and M. Paniccia, "A high-speed silicon optical modulator based on a metal-oxide-semiconductor capacitor," *Nature*, vol. 427, pp. 615-618, 2004.
8. L. Liao, D. Samara-Rubio, M. Morse, A. Liu, D. Hodge, D. Rubin, U. D. Keil and T. Franck, "High speed silicon Mach-Zehnder modulator," *Optics Express*, vol. 13, pp. 3129-3135, 2005.
9. L. Liao, A. Liu, D. Rubin, J. Basak, Y. Chetrit, H. Nguyen, R. Cohen, N. Izhaky and M. Paniccia, "40 Gbit/s silicon optical modulator for high-speed applications," *IEEE Electronics Letters*, vol. 43, pp. 1196-1197, 2007.