

# 一种频率键控数字解调器

机械电子工业部五十四所 王英杰

**提 要:** 本文介绍采用普通的门电路和J-K触发器, 构成应用广泛的频率键控数字解调器。设计思路新颖, 电路结构简单实用。

**关键词:** 基带信号 调制 解调 同步 逻辑化简

## 一、引 言

在数据传输系统中, 由于传输线的频带所限, 不易直接传送单极性基带数字信号, 多在发端采用频率键控(FSK)调制方式, 也就是将数据代码中的“0”和“1”分别用正弦信号 $f_1$ 和 $f_2$ 替代(调制), 到收端再恢复数据的原形(解调)。这种调制方式的解调方法多种多样, 但以往基本上采用模拟电路解调, 一般采用滤波、放大、限幅等处理过程。解调电路比较复杂, 有时需要反复调试; 电路性能的一致性较差, 不利于进一步提高性能和实现设备数字化。为此我们设计了一种简单实用的FSK数字解调器。其工作原理和设计方法分别叙述如下。

## 二、电路组成和工作原理

数字解调器的工作原理如图1所示, 从功能上可分五部分: 同步电路、计数电路、控制电路、译码电路和解调输出电路。

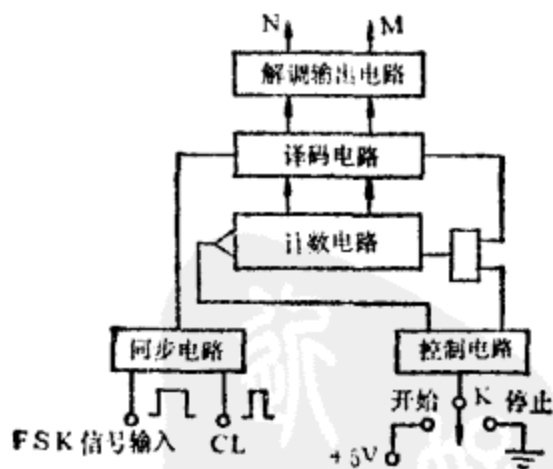


图 1

已调制的FSK数字信号, 在形成脉冲之后输入解调器,  $CL$ 是解调器的本地时钟信号,  $K$ 是解调控制开关, 以控制解调开始和结束, 也可接入自动控制信号, 实现自动解调。解调器输出为单极性串行数据码, 由 $M$ 端输出原码,  $N$ 端输出反码。

数字信号首先进入同步电路, 与 $CL$ 进行同步, 这

里所说的同步, 就是将已调信号的脉冲, 用频率更高的本地钟信号 $CL$ 脉冲所替代。同步输出的信号控制译码器进行译码, 同时开启控制电路的计数门, 开始对 $CL$ 脉冲计数。同步电路由与非门10~15组成, 参看图2。计数电路是6级串行异步计数器, 由J-K触发器构成, 它的功能是记录 $f_1$ 、 $f_2$ 两个脉冲之间所填充的 $CL$ 脉冲个数, 以此提供译码状态。译码电路由与非门3~7构成, 它有两个输出端, 分别对应 $f_1$ 和 $f_2$ 的周期译码, 其译码输出信号使解调输出电路置位, 同时对计数器置零, 由此确定码子的“0”状态和“1”状态。解调输出电路由与非门1~2构成, 它组成R-S触发器, 两个置位端分别对应译码电路的两个状态输出端。控制电路由与非门8~9, 16~19和开关 $K$ 组成, 主要进行解调启动、停止和对计数器进行置“0”控制。图2虚框内的4个门, 是为逻辑时延而设。数字解调器的原理时序图如图3所示。

## 三、设计中的几个具体问题

### 1. 实现FSK信号与本地钟 $CL$ 的同步

为了在解调FSK数字信号过程中, 能确切的进行译码、置零、计数等时序动作和正确分辨“0”、“1”代码, 需要将组成FSK信号的脉冲与本地钟 $CL$ 同步, 并保持信号结构不变。不论信号脉冲的上升沿相对 $CL$ 在什么相位上, 都要为其后面相邻的一个完整 $CL$ 脉冲所替代。同步原理和同步过程参看图2和图4, 主要是利用维持和阻塞作用实现同步。

### 2. 设置计数器

为了寻找 $f_1$ 和 $f_2$ 两种脉冲串交替出现的时刻( $f_1$ 和 $f_2$ 的频率是知道的), 必须实时测试所有相邻脉冲之间的时间间隔, 在此是以记录 $CL$ 脉冲个数的办法进行判断的。已被同步的信号脉冲, 从同步电路的门11输出, 它除了开计数器的门以外(第一个脉冲起作用), 还参加译码器译码和对计数器清零(译码输出清零), 这样每次计数器所记录的数值, 就和周期 $T_1$ 和 $T_2$ 有了固定关系, 这里采用译码的办法来区分 $T_1$ 和 $T_2$ , 并

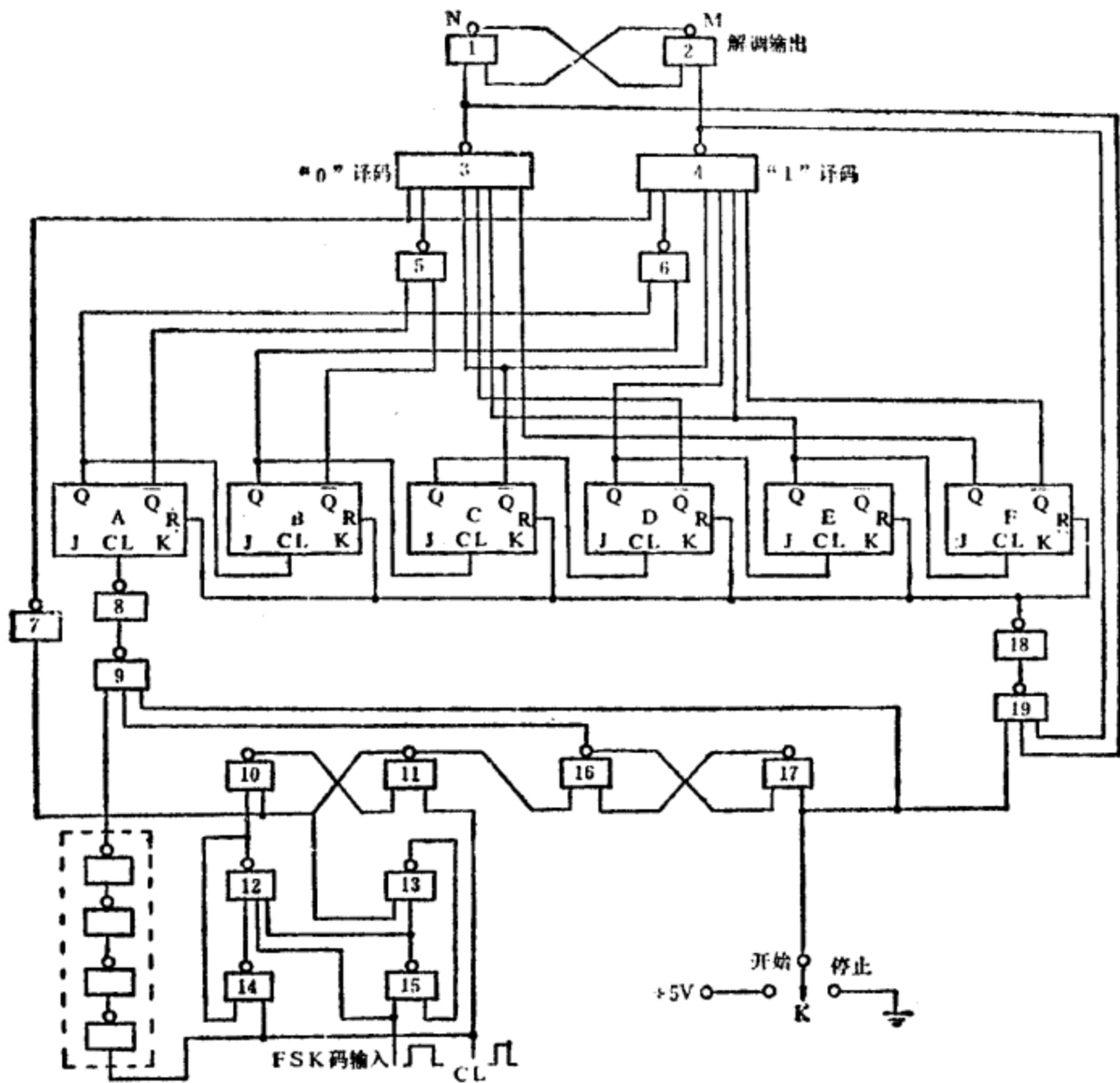


图 2

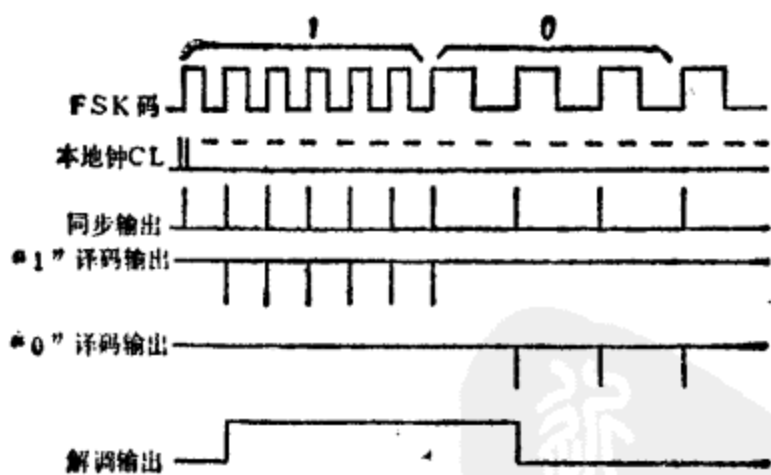


图 3

分别从两路译码输出。

设输入的 FSK 信号的原基带数字码为单极性波形，“0”调制 $f_1=2\text{KHz}$ ，周期 $T_1=0.5\text{ms}$ ，“1”调制 $f_2=4\text{KHz}$ ，周期 $T_2=0.25\text{ms}$ ， $CL=100\text{KHz}$ ，周期 $T_{CL}=0.01\text{ms}$ 。根据两个被调信号中较大的周期 $T_1$ 来确定计数器的最小容量。一般定为 $nT_{CL}>T_1$ ， $n$ 为计数值。本计数器用 6 级 J-K 触发器就可满足要求，因

为对 $T_1$ 计数时，

$$n_1 = \frac{T_1}{T_{CL}} = \frac{0.5\text{ms}}{0.01\text{ms}} = 50 \quad n_1 < 2^6 = 64$$

对 $T_2$ 计数时，

$$n_2 = \frac{T_2}{T_{CL}} = \frac{0.25\text{ms}}{0.01\text{ms}} = 25, \quad n_2 < 2^5 = 64$$

计数器级数符合设计要求，不会在计数当中产生计数溢出。6 位计数器由低位至高位依次为 A、B…F，可组成串行异步计数器或同步计数器。

### 3. 译码电路

在对 $T_1$ 和 $T_2$ 计数过程中，考虑到频率稳定性和其他干扰所能引进的误差，译码偏差取 $\pm 1$ （也可根据实用情况取值）。依据上述设定的数值参数，列出有关译码状态的真值表如表 1 所示。

为了使译码电路简单，对译码输出逻辑表达式进行化简：

$$\begin{aligned} \text{“0”译码函数: } & \bar{A}\bar{B}\bar{C}\bar{D}EF + \bar{A}B\bar{C}\bar{D}EF + A\bar{B}\bar{C}\bar{D}EF \\ & = A\bar{C}\bar{D}EF(\bar{B} + B) + B\bar{C}\bar{D}EF(\bar{A} + A) \end{aligned}$$

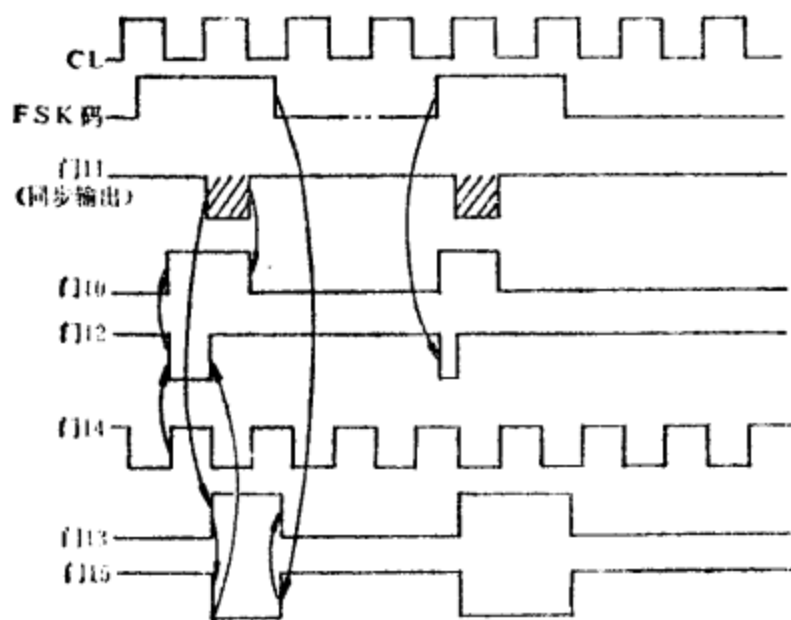


图 4

$$= A\bar{C}\bar{D}EF + B\bar{C}\bar{D}EF$$

$$= \bar{C}\bar{D}EF(A + B)$$

$$= \bar{A} \cdot \bar{B}\bar{C}\bar{D}EF$$

“1”译码函数:  $\bar{A}\bar{B}\bar{C}DEF + \bar{A}\bar{B}CDEF + \bar{A}BCDEF$

$$= \bar{B}\bar{C}DEF(\bar{A} + A) + \bar{A}\bar{C}DEF(\bar{B} + B)$$

表 1

译码 计数的	计数器各级状态						译码输出状态	
	A	B	C	D	E	F	“0”状态 输出	“1”状态 输出
10	1	0	0	0	1	1	1	0
50	0	1	0	0	1	1	1	0
51	1	1	0	0	1	1	1	0
21	0	0	0	1	1	0	0	1
25	1	0	0	1	1	0	0	1
20	0	1	0	1	1	0		

$$= \bar{B}\bar{C}DEF + \bar{A}\bar{C}DEF = \bar{C}DEF(\bar{B} + \bar{A})$$

$$= \bar{A}\bar{B}\bar{C}DEF$$

实现的逻辑电路, 见图2。

几点说明: ①本地钟信号的大小, 要根据输入信号频率而选择, 一般应有利于同步和译码为原则。②译码电路的译码状态, 根据不同的钟信号频率而灵活设计, 逻辑表达式应化为最简。③计数器选用J-K 触发器为好。

(上接第44页)

## 2. 定时电路, 如图2所示。

由a点送来的100Hz/s的方波信号, 由IC<sub>1</sub>(CD4020)的cp端输入, 进行计数。CD4020是14级二进制计数器, 从图中可知  $Q_7 + Q_8 + Q_{10} + Q_{12} = 2^7 + 2^8 + 2^{10} + 2^{12} = 6016$ 。就是说当IC<sub>1</sub>的cp端输入6016个方波信号时, 其输出端可输出1个方波信号, 这个方波脉冲周期为  $6016 \div 100 = 60.16$ 秒  $\approx$  1分钟。

IC<sub>1</sub>输出方波脉冲信号, 一路经D<sub>10</sub>送到IC<sub>1</sub>的清零端R, 使IC<sub>1</sub>清零后重新开始计数, 另一路送给IC<sub>2</sub>(CD4017)的输入端cp。

IC<sub>2</sub>是十进制计数/分频器, 当cp端有输入脉冲信号时, 在其脉冲上升沿计数, 由Q<sub>1</sub>、Q<sub>2</sub>、Q<sub>3</sub>……Q<sub>9</sub>分别输出高电平“1”, 即从Q<sub>1</sub>、Q<sub>2</sub>、Q<sub>3</sub>……Q<sub>9</sub>分别得到1分、2分、3分……9分钟的时间信号, 当cp端第十个信号到来时, IC<sub>2</sub>由Q<sub>0</sub>端进位, 输出周期为10分钟的信号, 送往IC<sub>3</sub>(CD4017)。

IC<sub>3</sub>也是十进制计数器, 通过二极管D<sub>7</sub>将IC<sub>2</sub>改接为六进制计数器。当IC<sub>3</sub>不断输入信号时, 则IC<sub>3</sub>的Q<sub>1</sub>、Q<sub>2</sub>、Q<sub>3</sub>、Q<sub>4</sub>、Q<sub>5</sub>将分别输出10分、20分、30分、40分、50分钟的信号, 当输入第6个信号时, Q<sub>6</sub>将输出1小时的信号, 此信号一路经D<sub>7</sub>使IC<sub>3</sub>清零后重新计数, 另一路送往IC<sub>4</sub>(CD4017)。

当IC<sub>4</sub>不断输入小时信号时, 在其Q<sub>1</sub>、Q<sub>2</sub>、Q<sub>3</sub>……

Q<sub>9</sub>将分别得到1小时、2小时、3小时……9小时的时间信号。

K<sub>1</sub>、K<sub>2</sub>、K<sub>3</sub>开关用来设定定时时间, 当定时结束时K<sub>1</sub>、K<sub>2</sub>、K<sub>3</sub>都输出高电平, 使IC<sub>5</sub>输出高电平。此高电平一路通过二极管D<sub>8</sub>送往IC<sub>2</sub>、IC<sub>3</sub>、IC<sub>4</sub>的C<sub>L</sub>端, 使IC<sub>2</sub>、IC<sub>3</sub>、IC<sub>4</sub>输出锁定, 另一路经过R<sub>3</sub>送至BG<sub>1</sub>, 使其导通, 继电器J工作, 常闭接点J<sub>1-1</sub>释放, 关断家用电器; 常开接点J<sub>1-2</sub>闭合, 接通家用电器。

当K<sub>1</sub>、K<sub>2</sub>、K<sub>3</sub>都置于Q<sub>0</sub>时, 定时开关设定为零, J工作, J<sub>1-1</sub>关断, J<sub>1-2</sub>接通; 当K<sub>1</sub>置于R<sub>1</sub>, K<sub>2</sub>、K<sub>3</sub>置于Q<sub>0</sub>时, 定时开关的设定时间为1分钟, 余此类推。本定时开关可从1分钟到9小时59分定时。故足以满足一般家庭的实际需要。

发光二极管D<sub>01-10</sub>与K<sub>1</sub>的0~9分钟相对应; D<sub>011-10</sub>与K<sub>2</sub>的0~50分钟相对应; D<sub>011-10</sub>与K<sub>3</sub>的0~9小时相对应。D<sub>X</sub>是清零键, 每次使用时, 先拨动开关K预置好定时时间后, 再按一下此按键, 保证定时准确。

## 3. 注意事项

本定时开关采用CMOS集成电路, 安装时烙铁功率宜用20~35瓦, 并需可靠接地, 以免烙铁温度过高或因感应电压烧坏集成电路。

②继电器J必须根据家用电器功率的大小来选, 必要时可将J作为中间继电器, 控制大触头的交流接触器。