

## 高速 ADC/DAC 测试原理及测试方法

随着数字信号处理技术和数字电路工作速度的提高，以及对于系统灵敏度等要求的不断提高，对于高速、高精度的 ADC、DAC 的指标都提出了很高的要求。比如在移动通信、图像采集等应用领域中，一方面要求 ADC 有比较高的采样率以采集高带宽的输入信号，另一方面又要有比较高的位数以分辨细微的变化。因此，保证 ADC/DAC 在高速采样情况下的精度是一个很关键的问题。

ADC/DAC 芯片的性能测试是由芯片生产厂家完成的，需要借助昂贵的半导体测试仪器，但是对于板级和系统级的设计人员来说，更重要的是如何验证芯片在板级或系统级应用上的真正性能指标。

### 一、ADC 的主要参数

ADC 的主要指标分为静态指标和动态指标 2 大类。静态指标主要有：

- Differential Non-Linearity (DNL)
- Integral Non-Linearity (INL)
- Offset Error
- Full Scale Gain Error

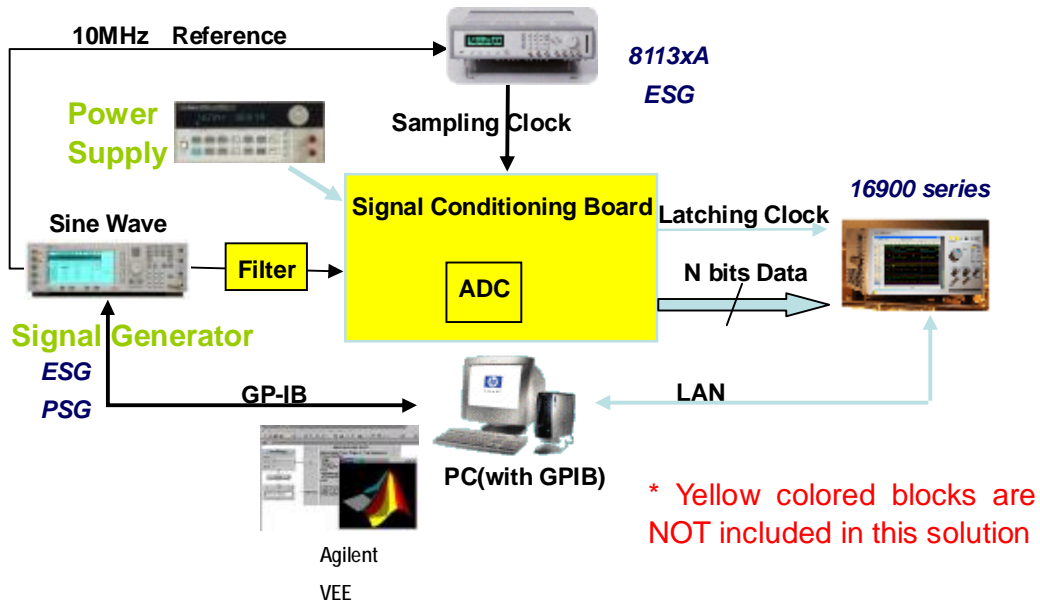
动态指标主要有：

- Total harmonic distortion (THD)
- Signal-to-noise plus distortion (SINAD)
- Effective Number of Bits (ENOB)
- Signal-to-noise ratio (SNR)
- Spurious free dynamic range (SFDR)

### 二、ADC 的测试方案

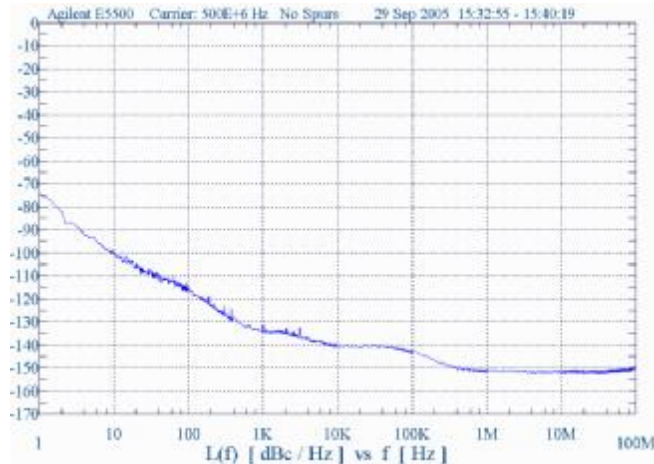
要进行 ADC 这些众多指标的验证，基本的方法是给 ADC 的输入端输入一个理想的信号，然后对 ADC 转换以后的数据进行采集和分析，因此，ADC 的性能测试需要多台仪器的配合并用软件对测试结果进行分析。下图是一个典型的 ADC 测试方案：

## Pulse Generator or Signal Generator



如图所示，由 Agilent 的 ESG 或 PSG 做为信号源产生高精度、高纯净度的正弦波信号送给被测的 ADC 做为基准信号，ADC 会在采样时钟的控制下对这个正弦波进行采样，变换后的结果用逻辑分析仪采集下来。

ESG 或 PSG 是非常纯净的模拟源，其相噪特性非常优异，因此可以产成非常纯净的正弦波，以下是 PSG 的相噪特性：



对于高精度 ADC 的测试来说，测试中需要对 ESG 或 PSG 产生的信号进行进一步的滤波以滤去谐波和杂散信号，滤波器的参数要根据用户实际使用的信号频率范围选择。

对于高精度的 ADC 来说，采样时钟的抖动对于测试结果的影响非常大，因此测试中还需要高质量的码型发生器或信号发生器来产生 ADC 的采样时钟。采用码型发生器的好处是可以直接输出差分的方波信号，和 ADC 芯片接口比较方便。以下是 8113X 码型发生器的主要时钟指标：

	Max. Frequency	Jitter Performance	Condition
81134A	3.35GHz	<4ps	Clock Source set to "Internal PLL mode"
81133A		1.5ps Typical	
81131A	400MHz	0.001% +/- 15ps = 17ps @400MHz	
81132A	660MHz	0.001% +/- 15ps = 16ps @ 660MHz	Clock Source set to "Internal PLL mode"

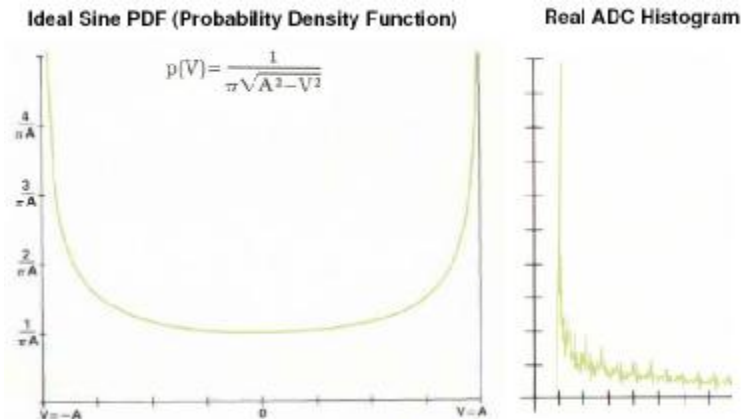
码型发生器由于是数字源，其时钟抖动很难控制到 1ps 以下，因此对于有 12bit 或更高精度的测试要求时，需要使用 ESG 或 PSG 作为时钟源，ESG 或 PSG 是高质量的模拟源，所以其相噪指标非常好。抖动相当于相噪的积分，因此 PSG 产生的时钟抖动可以 <1ps。但由于 ESG/PSG 只能产生单端正弦波信号，所以和 ADC 接口时有时需要相应的转换电路，这个可参考芯片厂家的参考设计。

由于 ADC 的模拟部分对于数字噪声非常敏感，因此 ADC 的供电要模拟和数字部分分开，PCB 板上还要对模拟部分电源做充分滤波。测试中需要采用高质量的线性电源供电，Agilent 的 E363X 或 E364X 系列都可以满足要求。

ADC 转换后的结果要通过逻辑分析仪采集下来，逻辑分析仪工作在状态采样模式，需要使用的通道数取决于 ADC 的位数，状态采样率取决于 ADC 的采样率，存储深度取决于采样率和要分析的频率分辨率，同时逻辑分析仪还要能在高速数据传输率下提供可靠灵活的连接。Agilent 的 16900 系列逻辑分析仪配合高性能的 16950B 采集模块和 SoftTouch 探头是一个很好的选择。

### 三、ADC 测试结果的分析

ADC 的静态指标是对正弦波的采样数据进行幅度分布的直方图统计间接计算得到，如下图所示，理想正弦波的幅度分布应该是左面的形状，由于非线性等的影响，分布可能会变成右边的形状，通过对直方图分析可以得出静态参数的指标。

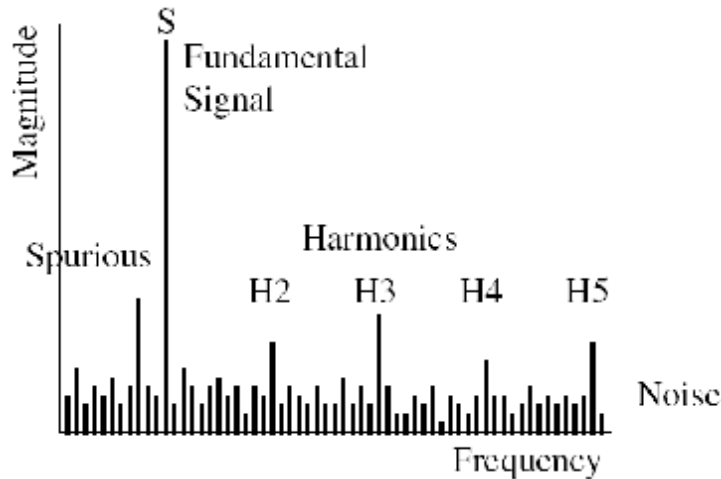


以下是 DNL 和 INL 的计算公式：

$$DNL(n) = \frac{\text{actual\_P}(n^{\text{th}}\_code) - 1}{\text{Ideal\_P}(n^{\text{th}}\_code)}$$

$$INL(n) = \sum_{i=1}^n DNL(i)$$

ADC 的动态指标是对正弦波的采样数据进行 FFT 频谱分析间接计算得到。一个理想的正弦波经 A/D 采样再做频谱分析可能会变成如下图的形状，除了主要的正弦波分量以外还产生了很多噪声、谐波和杂散，通过对这些分量的运算，可以得到 ADC 的动态参数。



下面是动态参数的计算公式：

$$ENOB = \frac{SINAD[dB] - 1.76}{6.02}$$

$$SFDR = \text{Signal Level}[dB] - \text{Max.Spurious Level}[dB]$$

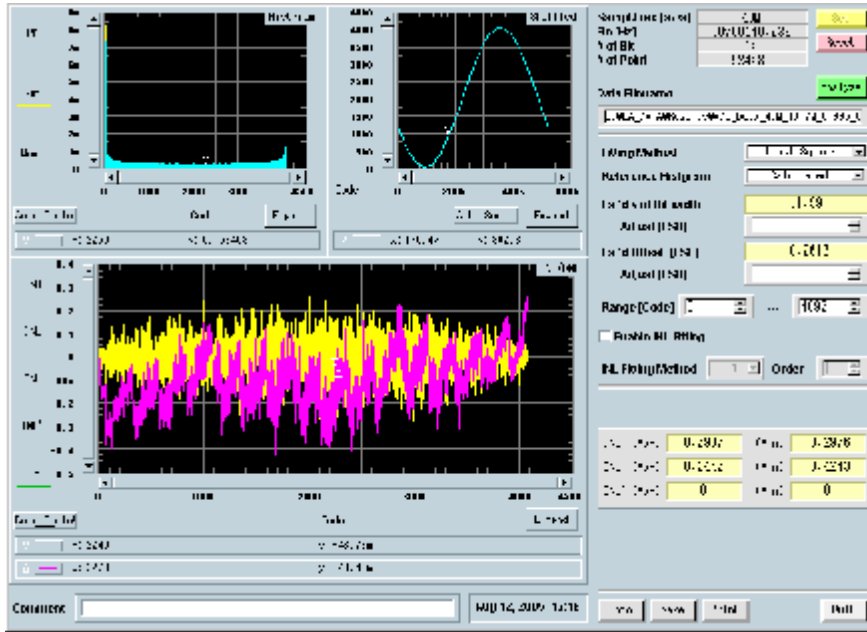
$$S/(N+D) = 10 * \log \frac{\text{Signal Power}}{\text{Total Noise Power}}$$

$$S/N = 10 * \log \frac{\text{Signal Power}}{\text{Total Noise Power} - \text{Total Harmonics Power}}$$

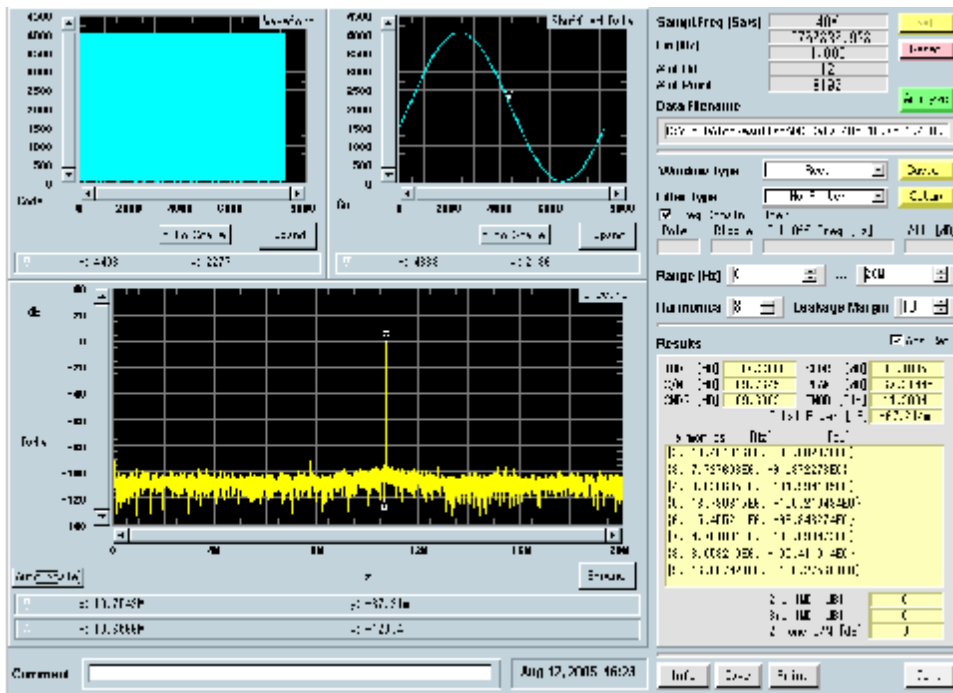
$$THD = 10 * \log \frac{\text{Total Harmonics Power}}{\text{Signal Power}}$$

ADC 产生的测试数据被逻辑分析仪捕获下来送到测试软件进行分析，这要求逻辑分析仪有比较高的状态采样率和一定的存储深度并能和被测板进行可靠的信号连接。测试软件是基于 Agilent 的 VEE 编程环境，实现的功能是对整个测试系统进行控制并对测试结果分析。

下图是静态参数的分析结果举例：



下图是一个 ADC 动态参数测量的结果举例：



#### 四、ADC 测试的配置方案

以下是一个推荐的 ADC 测试系统配置，列出了测试中需要的主要仪器。

- | 正弦信号源：E8257D with UNX option;
- | 正弦时钟源：E4438C with UNJ option;
- | 逻辑分析仪：16901A+16950B+探头（E5390A、E5382A）;
- | 电源：E3631A;
- | 软件：ADC 测试软件

## I 其它： GPIB 电缆、82357 等

根据不同的测试精度、频率、采样率需求，这个配置可能会有相应变化，也有可能会有不同的选件。测试中的 ADC 测试板、滤波器、时钟变换电路、电缆等附件未包括在内。

## 五、DAC 的主要参数

DAC 的作用是和 ADC 相反，是把数字量转换成模拟量，虽然有模拟和数字的区别，但是 DAC 要测试的主要指标与 ADC 类似，也分为静态指标和动态指标 2 大类。静态指标主要有：

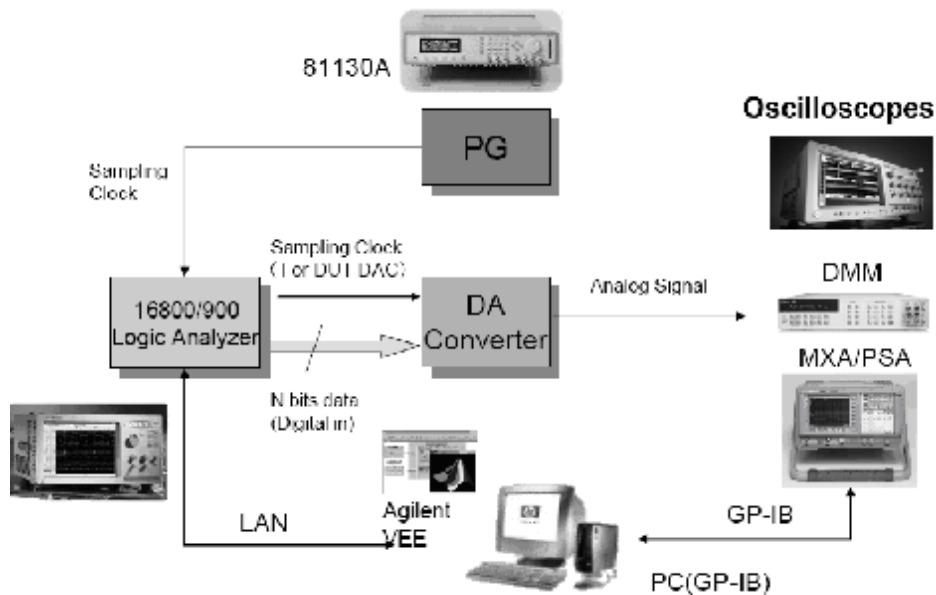
- Differential Non-Linearity (DNL)
- Integral Non-Linearity (INL)
- Offset Error
- Full Scale Gain Error
- Conversion Rate
- Settling Time
- Rising/Falling Time

动态指标主要有：

- Total harmonic distortion (THD)
- Signal-to-noise plus distortion (SINAD)
- Effective Number of Bits (ENOB)
- Signal-to-noise ratio (SNR)
- Spurious free dynamic range (SFDR)

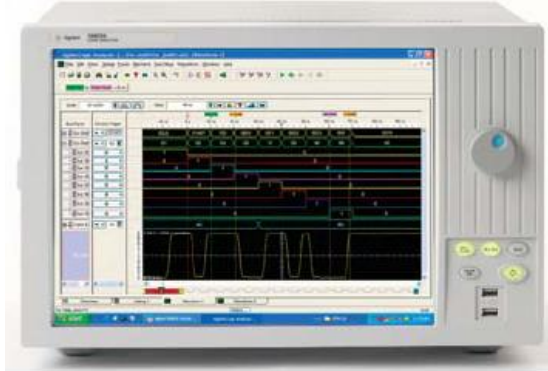
## 六、DAC 的测试方案

对于 DAC 来说，测试方法正好和 ADC 相反，是在输入端加数字激励信号，在模拟输出端测试其输出性能的指标。下图是一个 DAC 的测试方案：

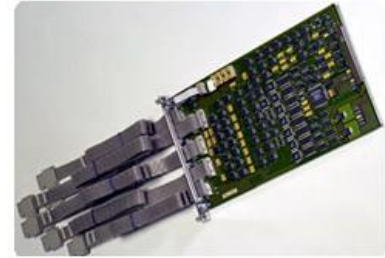


测试中使用 16800 或 16900 逻辑分析的码型发生器产生需要的测试码型，16800 或 16900 逻辑分析的码型发生器最多可以产生 48 路并行的码型激励，其

数据速率最大 300Mb/s，最大码型深度可以达到 16M，因此可以产生非常复杂的高速并行码型，其支持的逻辑电平主要有 TTL/CMOS/ECL/PECL/LVDS 等。下图是 16901A 逻辑分析仪和码型发生模块 16720A。



16901A



16720A

当需要更高速率的码型时，可以使用 Agilent 的高速并行误码仪 ParBert81250 提供的高速多通道的数字码型。81250 是基于 VXI 机箱的多通道误码仪，利用其码型发生功能最多可以同时产生 132 路 675Mb/S 以下的数字信号，或最多 66 路 3.35Gb/S 以下的数字信号，或最多 30 路 13.5Gb/S 以下的数字信号。下图是 81250 的外观。



测试中用 81130 码型发生器产生逻辑分析仪和 DAC 需要的转换时钟。



当需要高质量的时钟源时，也可用正弦波信号源代替码型发生器。

码型发生器发出的并行数据经 DAC 转换成模拟量后送给测试仪器做分析，根据测试项目的不同，需要的测试仪器也不同。对于静态参数的测量用的是万用表和示波器，对于动态参数的测量用的是频谱仪。仪器采集到 DAC 输出的数据后把

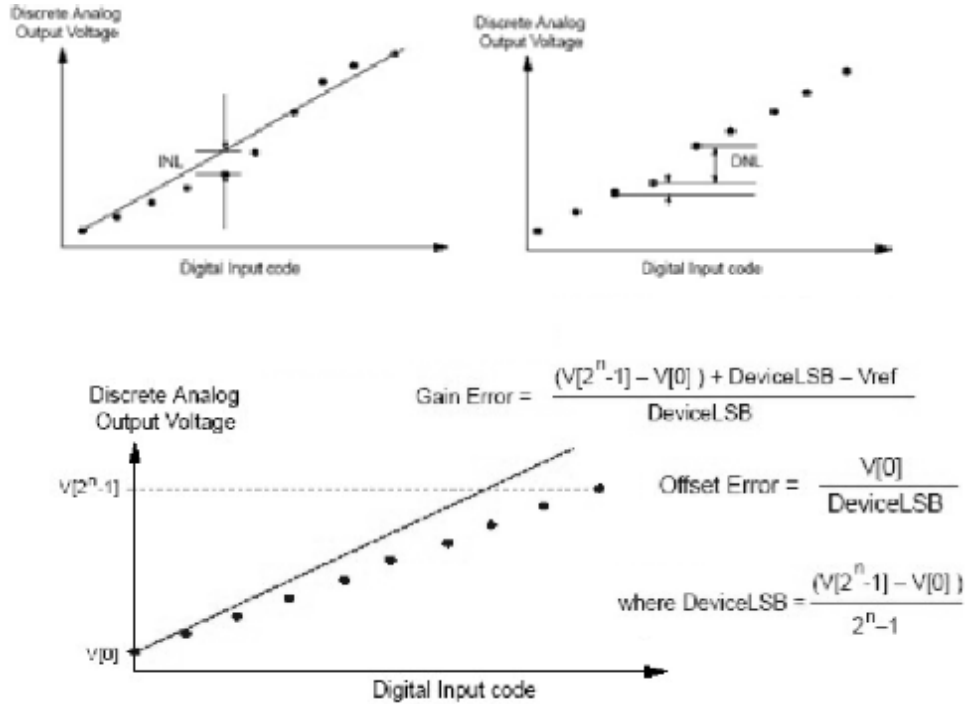


测试数据送到测试软件中进行分析，给出测试结果。测试软件同时还完成整个测试系统的控制。

### 七、DAC 测试结果的分析

对于 DAC 来说，测试不同参数码型发生器发出的数据是不同的，所用的分析仪器也不同。

1、用码型发生器发出数值顺序从 0 至  $(2^n-1)$  的阶梯波，每增加一个数值，用万用表测量一下相应 DAC 输出端的电压。测量出每个数字输入值对应的真实模拟输出量后就可以得出 INL、DNL、Gain Error、Offset Error 等信息。



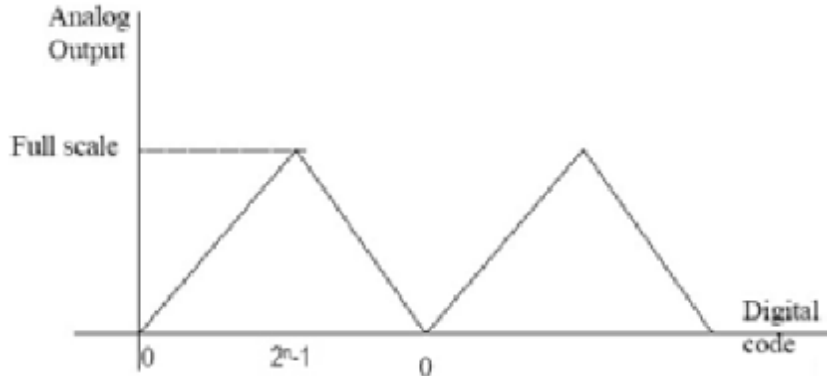
测量中使用的仪器是万用表，Agilent 的 34411 万用表具有 6 位半（十进制）的分辨率、很好的精度及很快的测量速度，因此可以很好地用于 12 位以下 DAC 的测量。对于更高精度的测量，可以选择 8 位半的数字表 3458A。以下是 3458A 不同电压量程下的测量精度。

精度<sup>3</sup> [ppm 读数 (ppm 读数, 选件 002) + ppm 量程]

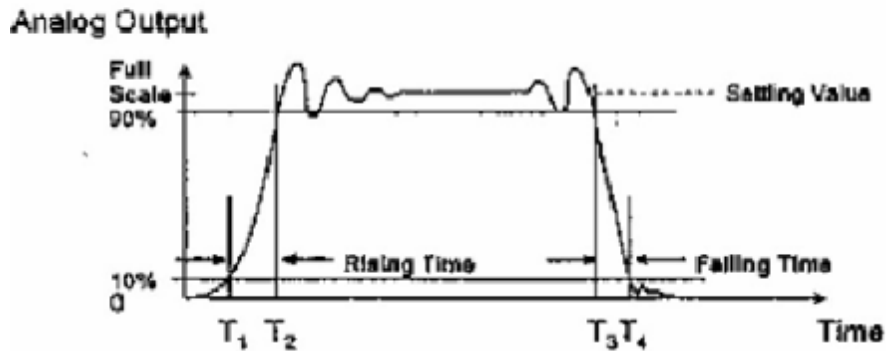
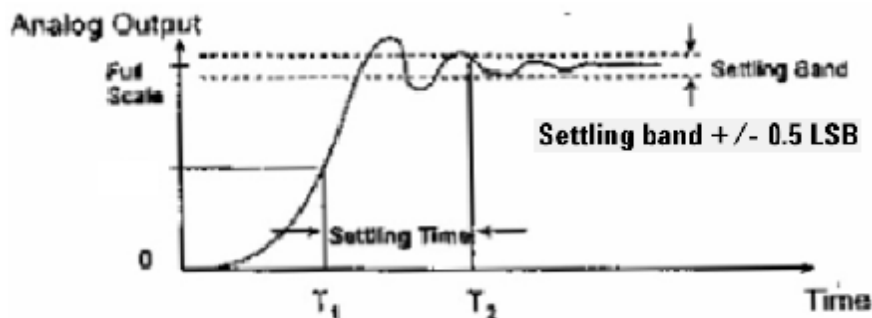
量程	24 小时 <sup>4</sup>	90 天 <sup>5</sup>	1 年 <sup>6</sup>
100mV	2.5 + 3	5.0 (3.5) + 3	9 (5) + 3
1V	1.5 + 0.3	4.6 (3.1) + 0.3	8 (4) + 0.3
10V	0.5 + 0.05	4.1 (2.6) + 0.05	8 (4) + 0.05
100V	2.5 + 0.3	6.0 (4.5) + 0.3	10 (6) + 0.3
1000V <sup>8</sup>	2.5 + 0.1	6.0 (4.5) + 0.1	10 (6) + 0.1

2、用码型发生器产生数值从 0 至  $(2^n-1)$  来回跳变的三角波，逐渐增加码型发出速度，直至模拟输出低于刚才的满量程范围 1LSB。通过这种方法可以判断 DAC 的 Conversion Rate。





3、用码型发生器产生数值从 0 至  $(2^n-1)$  的阶跃脉冲，用示波器测量输出波形的 Settling Time、Rising/Falling Time 等参数。



对于建立时间和上升/下降时间的测量需要用到的是示波器，对于仪器的要求是足够的带宽、较低的噪声和比较平坦的频响特性。对于高速 DAC 芯片的测试，推荐的是 Agilent 的 80000 系列示波器，其在 2G~13G 的带宽范围内提供了非常优异的频响特性和最低的本底噪声，因此可以进行准确的参数测量。具体的带宽需求可以根据下面公式计算：

最高信号频率成分 =  $0.4 / \text{上升时间}(20 - 80\%)$

要求的示波器带宽 =  $1.4 \times \text{最高信号频率}$ ，对于 3% 精度测量

要求的示波器带宽 =  $1.2 \times \text{最高信号频率}$ ，对于 5% 精度测量

4、对于动态参数的测试，是预先在码型发生器里放入一组正弦波的数字波形，然后送给 DAC 转换成真正的模拟正弦波信号，用频谱仪对波形的谐波失真、杂散、噪声等做分析。以下是各参数的计算公式。

Signal to Noise Ratio (SNR) is the ratio of the rms value of the input signal to the rms sum of all other spectral components below Nyquist Frequency, excluding harmonics and DC.

$$SNR = 20 * \log \frac{H_{in(rms)}}{\sqrt{\sum_{i=1}^M N_i^2}}$$

Signal-to-Noise Ratio (SNR)

$$SFDR = 20 * \log \frac{|A|_{max}}{H_{in(rms)}} \text{ where } A \text{ is the amplitude of either harmonics or noise}$$

Spurious Free Dynamic Range (SFDR)

The total harmonic distortion (THD) is the ratio of the rms sum of the first N harmonic components (typically up to the 5th harmonic) to the rms value of a full-scale input signal. THD is usually expressed in dB.

$$THD = 20 * \log \frac{\sqrt{\sum_{i=2}^N H_i^2}}{H_{in(rms)}}$$

Total Harmonic Distortion (THD)

Signal to Noise & Distortion is the ratio of the rms value of the input signal to the rms sum of all other spectral components below Nyquist frequency, including everything but DC.

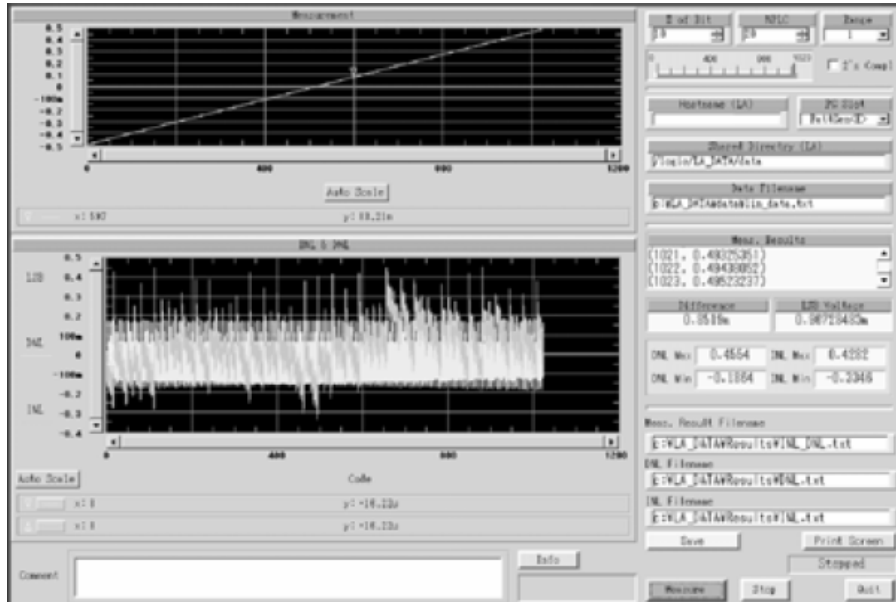
$$SND = 20 * \log \frac{H_{in(rms)}}{\sqrt{\sum_{i=2}^M H_i^2 + \sum_{i=1}^M N_i^2}}$$

Signal-to-Noise plus Distortion (SND)

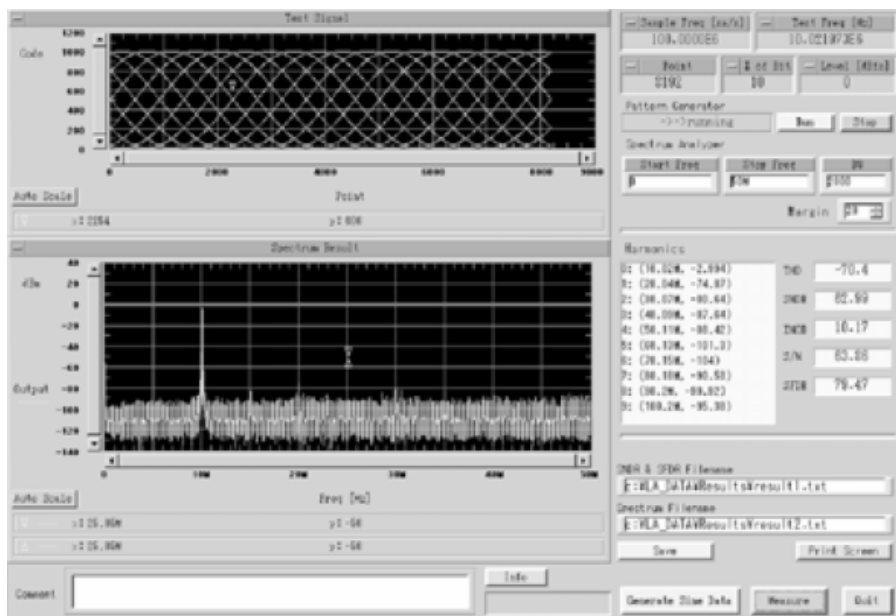
动态参数的测量仪器是频谱仪，对于仪器的要求是要有比较高的频率、幅度测量精度、低的本底噪声和足够的动态范围。Agilent 的 MXA/PSA 系列频谱分析仪是一个很好的选择。

5、测试软件可以帮助完成仪器设置和参数的分析。以下是基于 Agilent VEE 编程环境的 DAC 软件提供的 DAC 测量结果。

静态参数：



动态参数:



## 八、DAC 测试的配置方案

以下是一个推荐的 DAC 测试系统配置，列出了测试中需要的主要仪器。

- 丨 逻辑分析仪: 16901A+16720A 码型模块+电平转换接头 (16720A -011~052 option);
- 丨 码型发生器: 81130A+2\*81132A
- 丨 万用表: 3458A with 002 option;
- 丨 示波器: DS090254A+探头
- 丨 频谱仪: E4443A
- 丨 电源: E3631A;
- 丨 软件: DAC 测试软件

l 其它: GPIB 电缆、82357 等

对于 300M~3.35G 速率的 8~14bit DAC 测试, 可以使用如下配置:

l 并行误码仪 81250(with 013、148 option)+Software E4875A-AT0 +  
E4808A clock module + 8\* E4861B data module + 16\*E4862B;

l 万用表: 3458A with 002 option;

l 示波器: DS090604A+探头

l 频谱仪: E4443A

l 电源: E3631A;

l 软件: DAC 测试软件

l 其它: GPIB 电缆、82357 等

根据不同的测试精度、频率、采样率需求, 这个配置可能会有相应变化, 也有可能会有不同的选件。测试中的 DAC 测试板、滤波器、时钟变换电路、电缆等附件未包括在内。